

INCIRCUIT EMULATOR

ND-K0148H

ユーザズ・マニュアル

V40 ファミリ、V850 シリーズは、NEC エレクトロニクス株式会社の商標です。

Windows は、米国 Microsoft Corporation の米国およびその他の国における登録商標または商標です。

PC/AT は、米国 IBM Corp. の商標です。

- ・本資料に記載されている内容は、今後、予告なく変更することがあります。
- ・文書による当社の事前の承諾なしに本資料の転載複製を禁じます。当社は、本資料の誤りに関し、一切その責を負いません。
- ・当社は、本資料に記載された当社製品の使用に関連し発生した第三者の特許権、著作権その他の知的財産権の侵害等に関し、一切その責を負いません。当社は、本資料に基づき当社または第三者の特許権、著作権その他の知的財産権を何ら許諾するものではありません。
- ・本資料に記載された回路、ソフトウェアおよびこれらに関する情報は、半導体製品の動作例、応用例を説明するものです。お客様の機器の設計において、回路、ソフトウェアおよびこれらに関する情報を使用する場合には、お客様の責任において行ってください。これらの使用に起因しお客様または第三者に生じた損害に関し、当社は、一切その責を負いません。
- ・当社は、当社製品の品質、信頼性の向上に努めておりますが、当社製品の不具合が完全に発生しないことを保証するものではありません。当社製品の不具合により生じた生命、身体および財産に対する損害の危険を最小限度にするために、冗長設計、延焼対策設計、誤動作防止設計等安全設計を行ってください。

(注)

(1) 本事項において使用されている「当社」とは、株式会社内藤電誠町田製作所をいう。

(2) 本事項において使用されている「当社製品」とは、(1)において定義された当社の開発、製造製品をいう。

# はじめに

- 対象者 このマニュアルは、8ビット・シングルチップ・マイクロコンピュータ 78K/0 シリーズのうち、次に示す対象デバイスを採用し、ND-K0148H によりシステム・デバッグを行うエンジニアを対象としています。

- ・ 78K0/KB1 (μ PD780103サブシリーズ) : μ PD780101, 780102, 780103, 78F0103
- ・ 78K0/KC1 (μ PD780114サブシリーズ) : μ PD780111, 780112, 780113, 780114, 78F0114
- ・ 78K0/KD1 (μ PD780124サブシリーズ) : μ PD780121, 780122, 780123, 780124, 78F0124
- ・ 78K0/KE1 (μ PD780138サブシリーズ) : μ PD780131, 780132, 780133, 780134, 780136, 780138, 78F0134, 78F0138
- ・ 78K0/KF1 (μ PD780148サブシリーズ) : μ PD780143, 780144, 780146, 780148, 78F0148

- 目的 このマニュアルは、ND-K0148H が持っている各種デバッグ機能を理解していただくことを目的とします。

- 用語について

このマニュアルの中で使用する用語について、その意味を下表に示します。

用語	意味
エミュレーション・デバイス	エミュレータ内で対象デバイスのエミュレーションを行っているデバイスの総称です。 エミュレーション CPU を含みます。
エミュレーション CPU	エミュレータ内で、ユーザーが作成したプログラムを実行している CPU 部分です。
対象デバイス	エミュレーションの対象となっているデバイスです。  (本チップ)
ターゲット・プログラム	デバッグの対象となるプログラムです。  (ユーザーが作ったプログラム)
ターゲット・システム	デバッグの対象となるシステムです。  (ユーザーが作ったシステム) ターゲット・プログラム、およびユーザーの作成したハードウェアを含みます。 狭義にはハードウェアのみを指します。

- 凡例 データ表記の重み : 左が上位桁、右が下位桁  
注) : 本文中に付けた注の説明  
【注意】 : 特に気をつけて読んでいただきたい内容  
〔備考〕 : 本文の補足説明

# 目 次

第1章 概 説 .....	1-1
1. 1 システム構成 .....	1-1
1. 2 基本仕様 .....	1-3
第2章 各部の名称 .....	2-1
2. 1 本体各部の名称 .....	2-1
2. 2 ボード各部の名称 .....	2-2
第3章 設 置 .....	3-1
3. 1 接続 .....	3-1
3. 2 低電圧エミュレーションの設定 .....	3-4
3. 3 G-780009 Boardのジャンパの設定 .....	3-5
3. 4 ユーザ・クロックの設定 .....	3-6
3. 5 外部トリガ .....	3-18
3. 6 G-780148 EM1 Boardのジャンパの設定 .....	3-19
3. 7 クロックモニタ用SWIについて .....	3-19
3. 8 マスクオプションの設定 .....	3-20
3. 9 POC, LVI機能のエミュレーション .....	3-20
3. 10 電源の投入・切断手順 .....	3-20
3. 11 LED 2、LED 3について .....	3-21
第4章 対象デバイスとターゲット・インタフェース回路の相違 .....	4-1
付録A エミュレーション・プローブのピン対応表 .....	A-1

# 第1章 概説

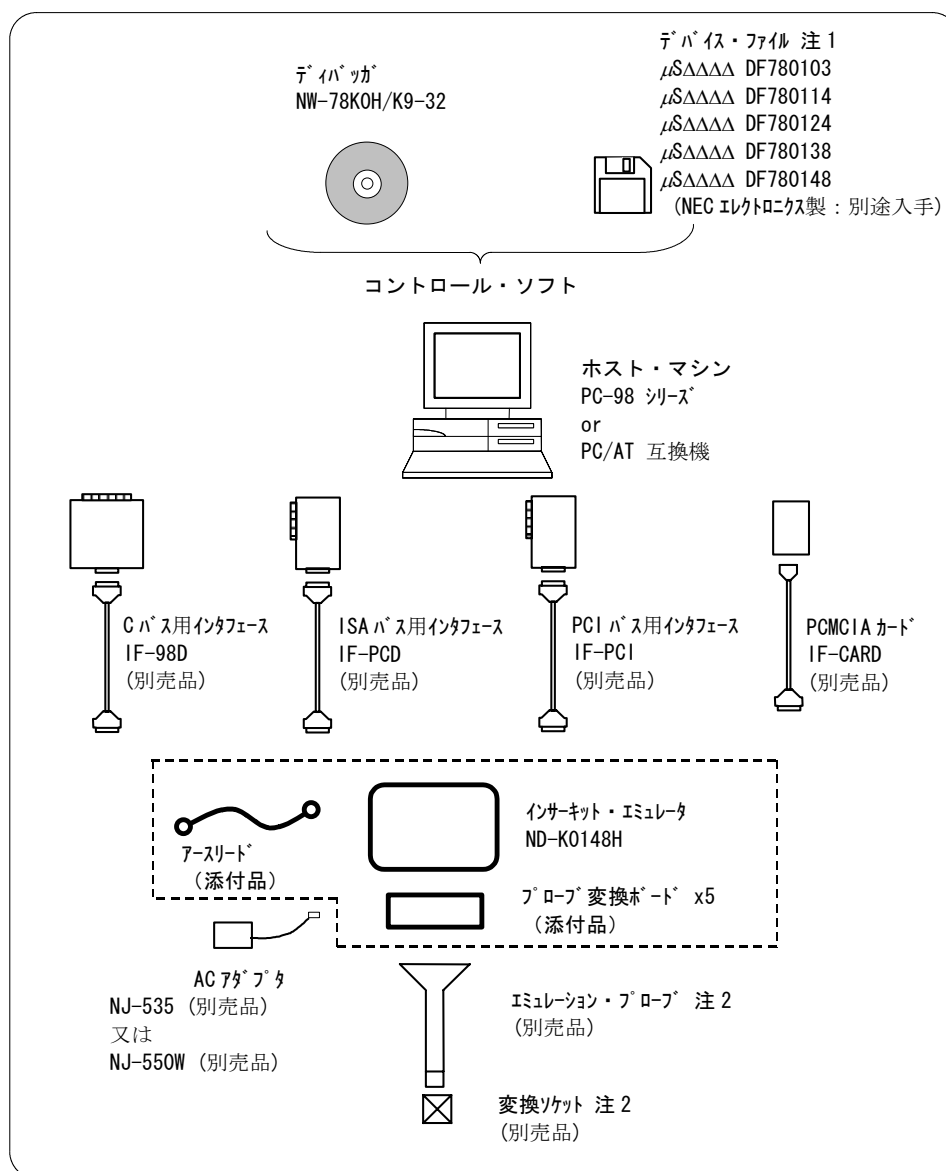
ND-K0148H は、8 ビット・シングルチップ・マイクロコンピュータ 78K/0 シリーズのうち、次に示す対象デバイス用いたハードウェア、またはソフトウェアを効率的にディバグするための開発支援装置です。本章では、ND-K0148H のシステム構成および基本仕様について説明します。

- ・ 78K0/KB1 (μ PD780103サブシリーズ) : μ PD780101, 780102, 780103, 78F0103
- ・ 78K0/KC1 (μ PD780114サブシリーズ) : μ PD780111, 780112, 780113, 780114, 78F0114
- ・ 78K0/KD1 (μ PD780124サブシリーズ) : μ PD780121, 780122, 780123, 780124, 78F0124
- ・ 78K0/KE1 (μ PD780138サブシリーズ) : μ PD780131, 780132, 780133, 780134, 780136, 780138, 78F0134, 78F0138
- ・ 78K0/KF1 (μ PD780148サブシリーズ) : μ PD780143, 780144, 780146, 780148, 78F0148

## 1. 1 システム構成

ND-K0148H のシステム構成は次のようになっています。

《ASMIS ND-K0148H のシステム構成》



注1 デバイス・ファイルは、NECエレクトロニクスのWebサイトからダウンロードできます。  
(URL : <http://www.necel.com/micro/>)

注2 エミュレーション・プローブと変換ソケットについては表1-1を参照してください。

表1-1 エミュレーション・プローブ/変換ソケット一覧表

パッケージ	プローブ変換ボード	エミュレーション・プローブ	変換ソケット
80ピン QFP(14x14mm)	78014X PROBE Board *7	NP-80GC *1 *4	EV-9200GC-80 *3
		NP-80GC-TQ *1	TGC-080SBP *2 *5
		NP-H80GC-TQ *1 *7	
80ピン TQFP(12x12mm)	78014X PROBE Board *7	NP-80GK *1	TGK-080SDP *2 *6
		NP-H80GK-TQ *1 *7	
64ピン TQFP(12x12mm)	78013X PROBE Board *7	NP-64GK *1	TGK-064SBP *2 *5
		NP-H64GK-TQ *1 *7	
64ピン LQFP(14X14mm)	78013X PROBE Board *7	NP-64GC *1	EV-9200GC-64 *3
		NP-64GC-TQ *1	TGC-064SAP *2 *5
		NP-H64GC-TQ *1 *7	
64ピン LQFP(10x10mm)	78013X PROBE Board *7	NP-64GB-TQ *1	TGB-064SDP *2 *5
		NP-H64GB-TQ *1 *7	
52ピン LQFP(10X10mm)	78012X PROBE Board *7	NP-H52GB-TQ *1 *7	TGB-052SBP *2 *5
44ピン LQFP(10X10mm)	78011X PROBE Board *7	NP-44GB *1 *4	EV-9200G-44 *3
		NP-44GB-TQ *1	TGB-44SAP *2 *5
		NP-H44GB-TQ *1 *7	
30ピン SSOP(300mil)	78010X PROBE Board *7	NP-30MC *1	YSPACK30BK + NSPACK30BK + YS-Guide *2

- \*1 内藤電誠町田製作所製
- \*2 東京エレテック製
- \*3 NEC エレクトロニクス製
- \*4 受注生産品
- \*5 東京エレテック製 NQPACK シリーズ・ソケットも使用可能です。
- \*6 東京エレテック製 NQPACK シリーズ・ソケットは使用できません。
- \*7 NP プローブを使用する際は、必ず対象デバイスに一致したプローブ変換ボードを使用してください。使用しないと破損する場合があります。

1. 2 基本仕様

《基本仕様(1/2)》

項目	内容
スーパーバイザ	V40™ (動作周波数: 16[MHz])
対象デバイス	<ul style="list-style-type: none"> <li>・ 78K0/KB1 (μPD780103サブシリーズ) : μPD780101, 780102, 780103, 78F0103</li> <li>・ 78K0/KC1 (μPD780114サブシリーズ) : μPD780111, 780112, 780113, 780114, 78F0114</li> <li>・ 78K0/KD1 (μPD780124サブシリーズ) : μPD780121, 780122, 780123, 780124, 78F0124</li> <li>・ 78K0/KE1 (μPD780138サブシリーズ) : μPD780131, 780132, 780133, 780134, 780136, 780138, 78F0134, 78F0138</li> <li>・ 78K0/KF1 (μPD780148サブシリーズ) : μPD780143, 780144, 780146, 780148, 78F0148</li> </ul>
システムクロック	メイン・クロック : 10.0MHz (MAX. 12.0MHz) サブ・クロック : 32.768KHz (ただし、78K0/KB1 (μPD780103サブシリーズ) はサブ・クロックなし) リング・クロック : 120KHz ~ 480KHz : TYP. 240KHz
クロック供給	外部: パルス入力 内部: エミュレーション・ボード上に実装
代替メモリ容量	64[Kbyte]
マッピング単位	内部 ROM.....4[KB] 内部 RAM.....64[B] 内部低速 RAM.....128[B] 外部拡張メモリ.....8[KB]
エミュレーション機能	リアルタイム実行 ブレーク実行 ステップ実行
リアルタイムRAMモニタ	全データメモリ空間中 2[KB]
イベント検出	プログラム実行検出 バス・イベント検出 外部トリガ検出 トリガ出力OUT.....オープンドレン出力 (1本)
イベント統合	トリガ条件 パス条件 デイレイ条件 トレース・クオリファイ条件
ブレーク要因	ソフトウェア・ブレーク イベント・ブレーク マニュアル・ブレーク コマンド・ブレーク フェイル・セーフ・ブレーク

《基本仕様(2/2)》

項 目	内 容
リアル・タイム・トレース	トレース要因：全トレース クオリファイ・トレース ----- トレース容量：40[bit]×8[K] ----- トレース内容：アドレス、データ、ステータス
実行時間測定	最 大：4分28秒 分解能：62.5[ns]
ターゲット・インタフェース	ターゲットデバイス形状ごとにプローブを用意（別売）
ホスト・インタフェース	専用バス・インタフェース
低電圧対応	2.5～5.5V（対象デバイスと同じ）
ホストマシン	PC-98シリーズ、IBM PC/AT互換機
電 源	DC 5[V]
外形寸法	W235×D195×H54.5[mm]

## 第2章 各部の名称

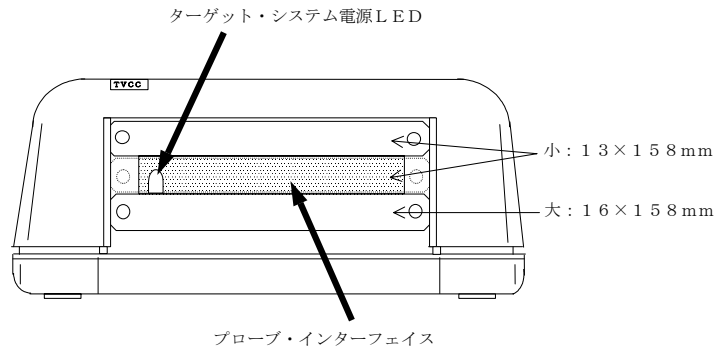
本章では、ND-K0148H の本体各部の名称を紹介します。

梱包箱の中には ND-K0148H 本体、プローブ変換ボード、ジャンパ・ピン2個、梱包明細書、ユーザーズ・マニュアル、使用上の留意点、アースリードおよび保証書が入っています。

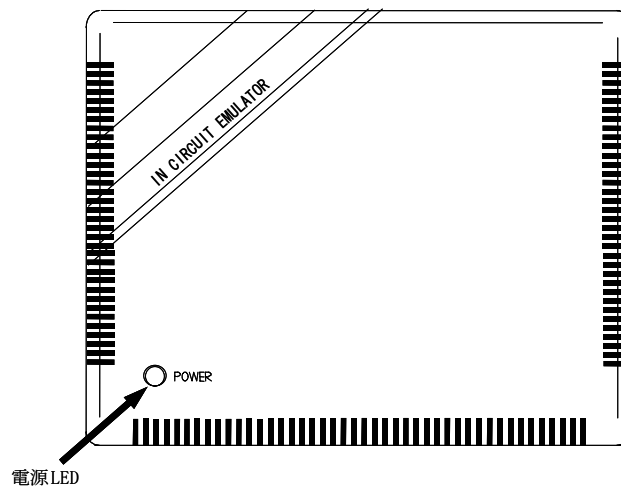
万一、不足や破損などがありましたら、販売員までご連絡ください。

### 2. 1 本体各部の名称

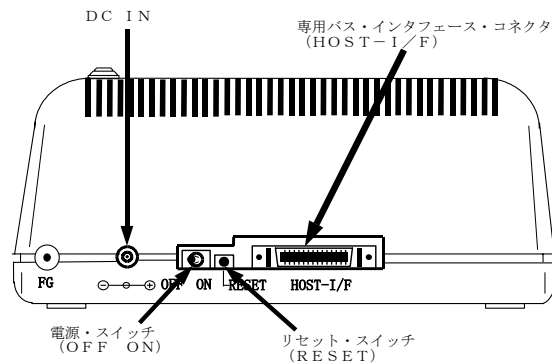
#### (1) プローブ面



#### (2) 上面



#### (3) インタフェース面



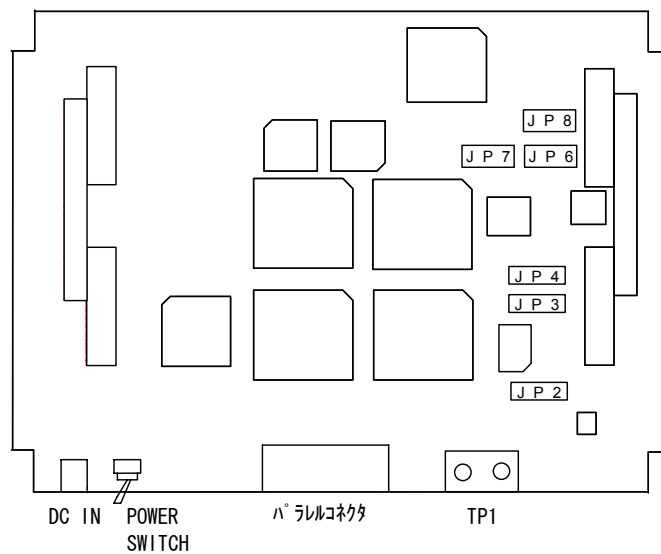
## 2. 2 ボード各部の名称

ND-K0148H の中には次のボードが入っています。

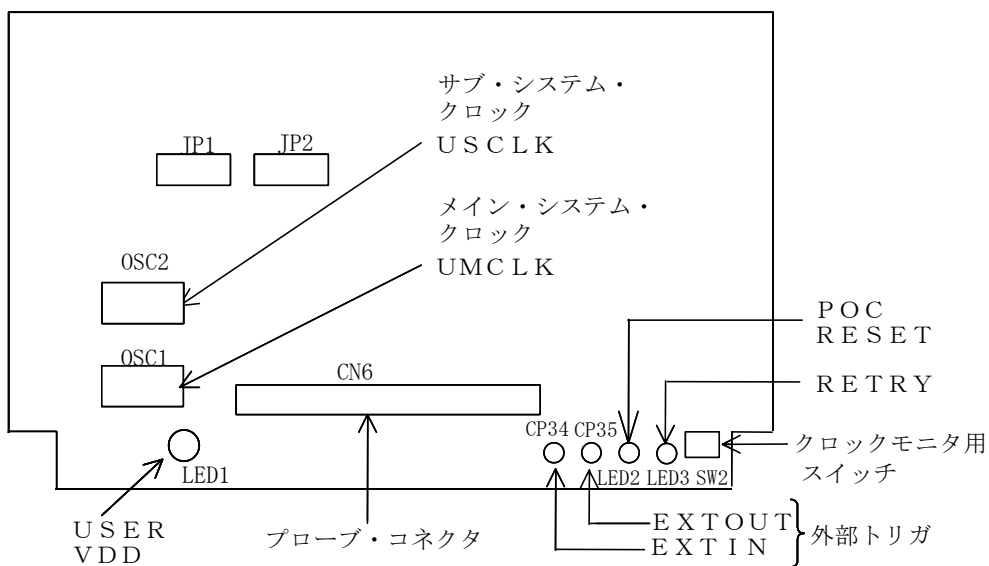
- (a) メイン・ボード (G-780009 Board) . . . . . 1枚
- (b) エミュレーション・ボード (G-780148 EM1 Board) . . . . . 1枚
- (c) プローブ変換ボード (7801XX PROBE Board) . . . . . 5枚

本体裏面のネジ 4 箇所を外し、フタを開けて確認してください。

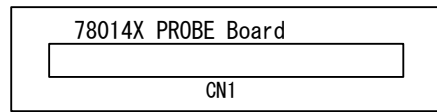
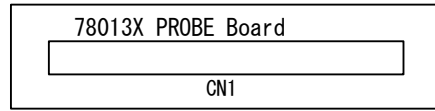
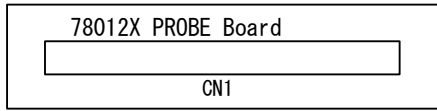
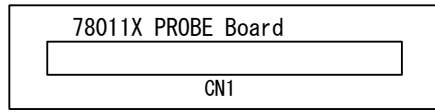
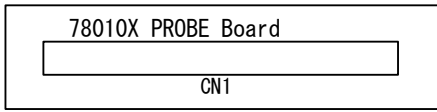
(a) メイン・ボード  
(G-780009 Board)



(b) エミュレーション・ボード  
(G-780148 EM1 Board)



(c) プローブ変換ボード 5枚  
(7801XX PROBE Board)



# 第3章 設置

本章では、ND-K0148H をケーブル等と接続し、各モード設定を行う方法について解説します。

## 3. 1 接続

エミュレーション・プローブや AC アダプタ、パラレル・ケーブルを ND-K0148H 本体に接続します。

【注意】 ターゲット・システムとの接続、取り外し、さらにスイッチ等の設定変更は、  
本体 ND-K0148H 及びターゲット・システムの電源を OFF にしてから行ってください。

### (1) エミュレーション・プローブの接続方法

表 3-1 に示す対象デバイスに対応するプローブ変換ボードを使用してください。

【注意】 接続方法を間違えますと、ND-K0148H が破壊されることがあります。  
なお、接続の詳細については、各エミュレーション・プローブのユーザズ・マニュアルを  
参照してください。

プローブ変換ボードの CN2 を G-780148 EM1 Board の CN6 へ接続します。  
プローブ変換ボードの CN1 とエミュレーション・プローブを接続します。

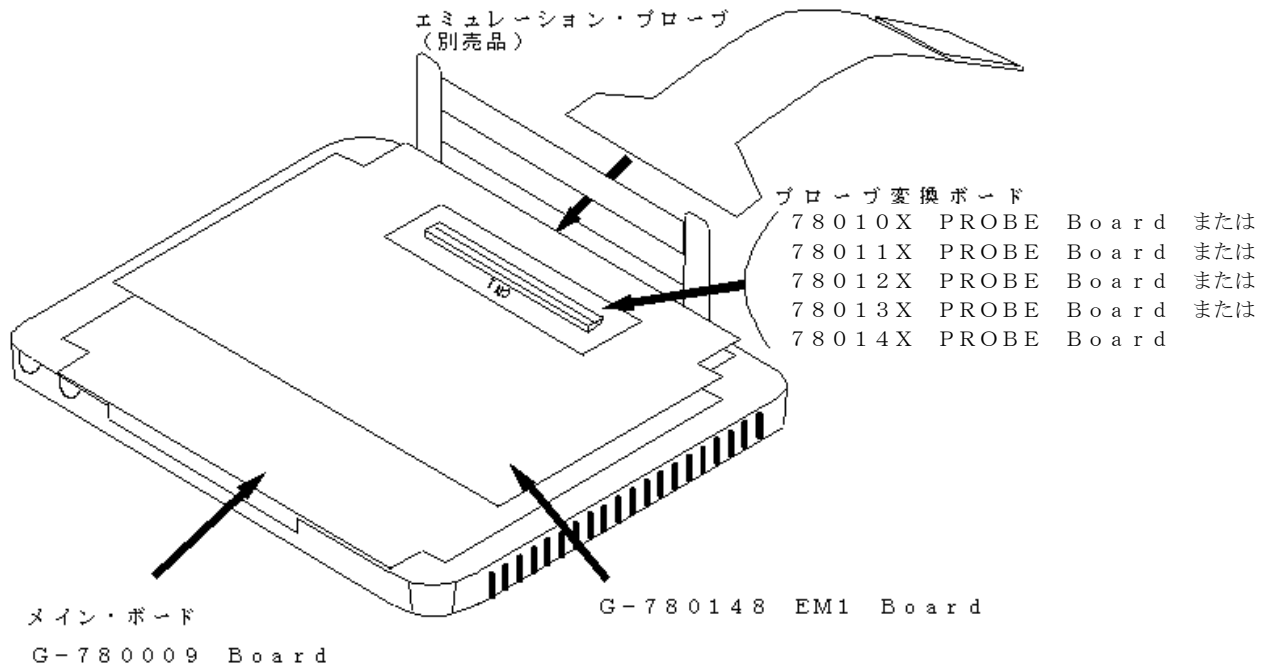


表 3 - 1 対象デバイスとプローブ変換ボードの対応表

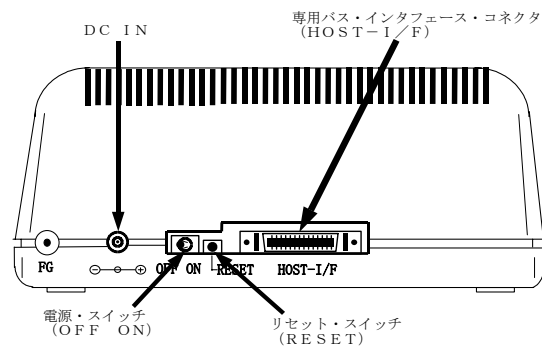
対象デバイス	使用するプローブ変換ボード
78K0/KB1 : $\mu$ PD780101, 780102, 780103, 78F0103	78010X PROBE Board
78K0/KC1 : $\mu$ PD780111, 780112, 780113, 780114, 78F0114	78011X PROBE Board
78K0/KD1 : $\mu$ PD780121, 780122, 780123, 780124, 78F0124	78012X PROBE Board
78K0/KE1 : $\mu$ PD780131, 780132, 780133, 780134, 780136, 780138, 78F0134, 78F0138	78013X PROBE Board
78K0/KF1 : $\mu$ PD780143, 780144, 780146, 780148, 78F0148	78014X PROBE Board

## (2) 電源の接続方法

### ①専用 AC アダプタからの供給

ND-K0148H の専用インタフェース面の” DCIN” に AC アダプタを差し込んでください。

#### 《 ACアダプタの接続 》



### ②専用 AC アダプタ以外からの供給

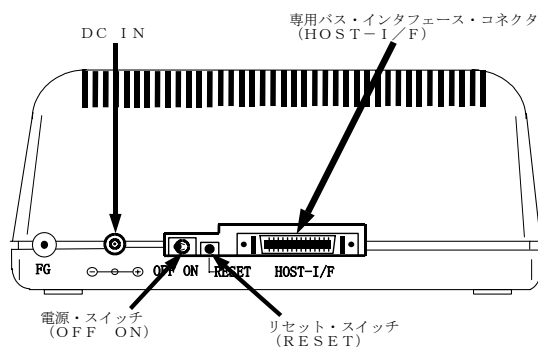
外形 5.5mm、内径 2.1mmのプラグに、極性は外側＋、内側－とし、DC 5V±5%、3A 以上の電源と接続して使用してください。

[注意] 接続、印可電圧を間違えますと本機は破壊されます。

## (3) パラレル・インタフェース・ケーブルの接続方法

ND-K0148H 本体のパラレル・インタフェース・コネクタに差込みます。

#### 《 パラレル・インタフェース・ケーブルの接続 》



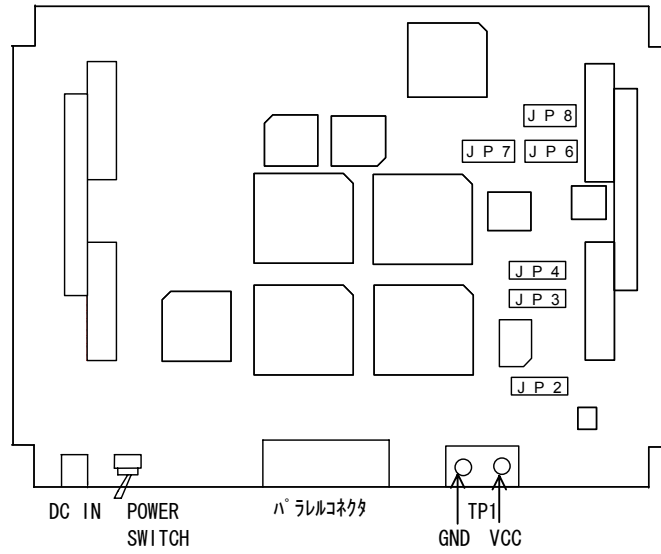
### 3. 2 低電圧エミュレーションの設定

ターゲットが低電圧動作の場合、メイン・ボード(G-780009 Board)の平行・インターフェイス側にある TP1 ターミナルピンにターゲットと同じ電源の電圧を供給してください。  
ターゲットの電圧は 2.5~5V にしてください。

TP1 に最大消費電流

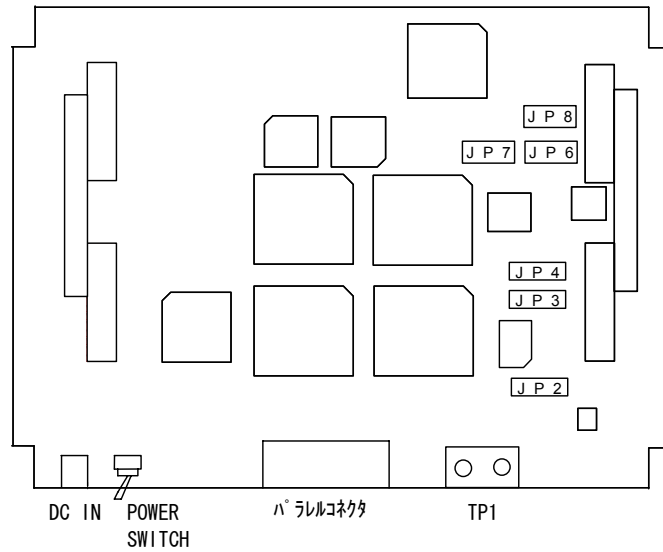
5V 300mA ~ 2.5V 100mA

《 メイン・ボード(G-780009 Board) 》

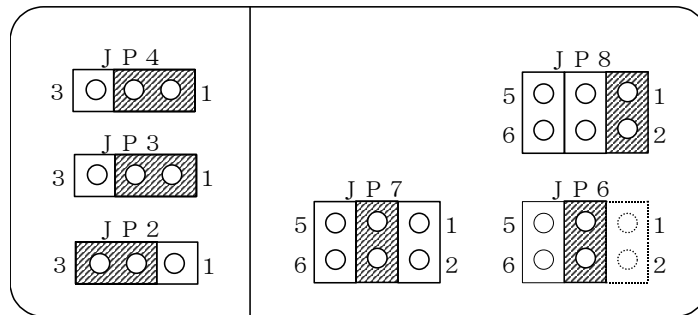


### 3.3 G-780009 Boardのジャンパの設定

ND-K0148H 内のメイン・ボード(G-780009 Board)上のジャンパの位置を示します。



ジャンパの設定を示します。



ジャンパ	状態	内容
JP2	2-3ショート	固定 (変更しないでください)
JP3	1-2ショート	固定 (変更しないでください)
JP4	1-2ショート	固定 (変更しないでください)
JP6	3-4ショート	固定 (変更しないでください)
JP7	3-4ショート	固定 (変更しないでください)
JP8	1-2ショート	内部のサブ・クロックを使用する (出荷時設定)
	3-4ショート	ターゲットのサブ・クロックを使用する※
	5-6ショート	設定禁止

※ただし、 $\mu$ PD780101, 780102, 780103, 78F0103 のエミュレーション時は“JP8 : 3-4ショート”にしてください。

### 3. 4 ユーザ・クロックの設定

#### 3. 4. 1 クロック設定の概要

デバッグ時のシステム・クロックは、次の(1)～(4)から選択できます。

- (1)エミュレーション・ボードに実装済みのクロック
- (2)ユーザが実装するクロック
- (3)ターゲット・システムからパルスを入力
- (4)Ring-OSC

デバッグ時のシステム・クロックで、(3)ターゲット・システムからパルスを入力を選択することができるのは、図3-1(b)に示すターゲット・システム上に外部クロックがある場合のみです。

図3-1(a)に示すターゲット・システム上にクロック発振回路がある場合は、3.4.2の(1)エミュレーション・ボードに実装済みのクロック または、3.4.2の(2)ユーザが実装するクロックを参照してください。

デバッグ起動時にはCPU動作クロックとして(4)Ring-OSCが選択されています。

注意 メイン/サブ・システム・クロックが正常に供給されていないと、ND-K0148Hがハングアップします。

図3-1 ターゲット・システムのクロック発振回路

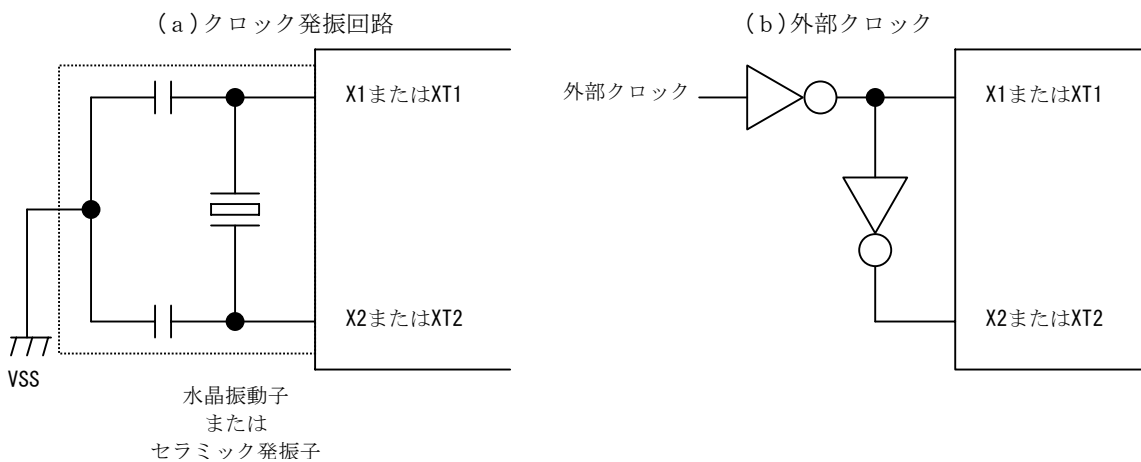
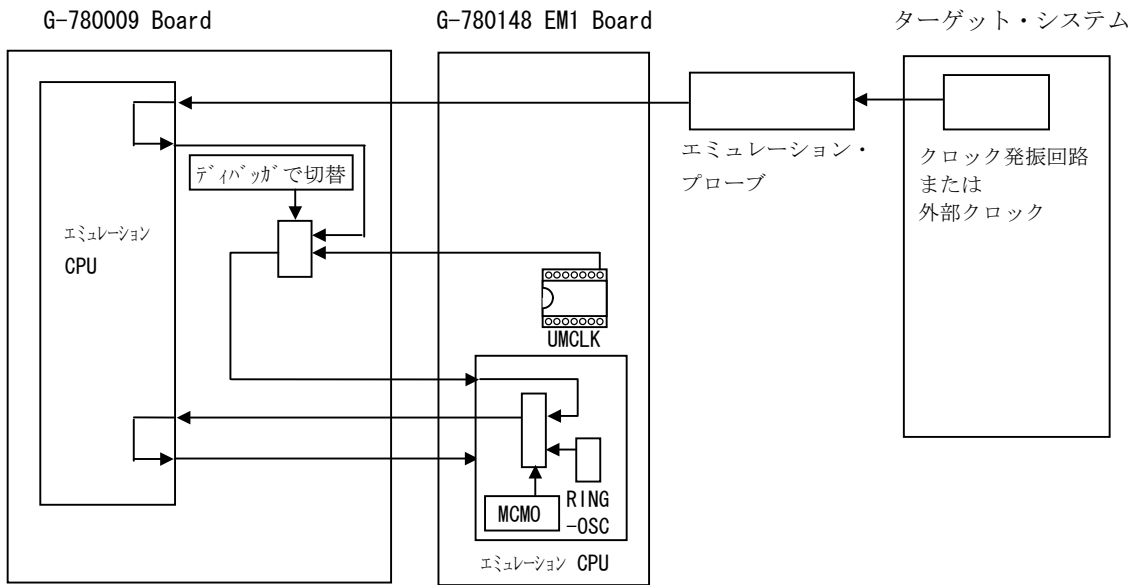
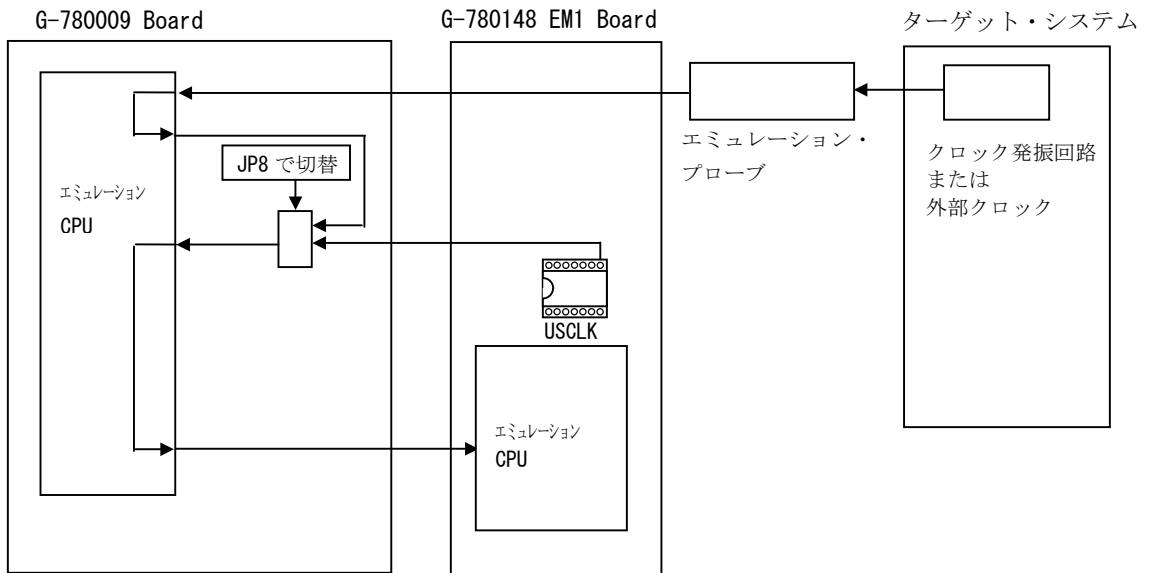


図 3-3 システム・クロックの概要

・メイン・システム・クロック



・サブ・システム・クロック



### 3. 4. 2 メイン/サブ・システム・クロックの設定

①メイン・システム・クロックの設定内容を表3-2に示します。

表3-2 メイン・システム・クロックの設定

使用するメイン・システム・クロック周波数		MCMO *2	G-780148 EM1 Board	統合デバッグ (NW-78K0H)
			部品台 (UMCLK)	CPU クロック・ ソース選択
(1)エミュレーション・ボード実装 済みのクロックを使用する場合	10.0MHz	1	発振器	Internal
(2)ユーザが実装するクロックを使用 する場合	10.0MHz 以外		発振回路を組む または発振器	
(3)ターゲット・システムからパルス を入力する場合			発振器 (使用しません)	External
(4) Ring-OSC を使用する場合 *1	リングクロック の周波数	0	発振器 (使用しません)	Internal or External

\*1. デバッグ起動時およびリセット直後は、Ring-OSC のクロックで動作しています。

\*2. MCMO : メイン・クロック・モード・レジスタ (MCM) のビット 0

②サブ・システム・クロックの設定内容を表3-3に示します。

表3-3 サブ・システム・クロックの設定

使用するサブ・システム・クロック周波数		G-780148 EM1 Board 部品台 (USCLK)	G-780009 Board JP8
(1)エミュレーション・ボード実装済みのクロック を使用する場合	32.768KHz	6-8 ショート	1-2 ショート
(2)ユーザが実装するクロックを使用する場合	32.768KHz 以外	発振回路を組む または発振器	
(3)ターゲット・システムからパルスを入力する 場合		発振回路 (使用しません)	3-4 ショート

ND-K0148H の出荷時には、「エミュレーション・ボードに実装済みのクロックを使用する場合」の設定内容  
になっています。

次ページ以降の (1) ~ (4) にメイン/サブ・システム・クロックの設定を分類して説明します。

(1) エミュレーション・ボードに実装済みのクロックを使用する場合

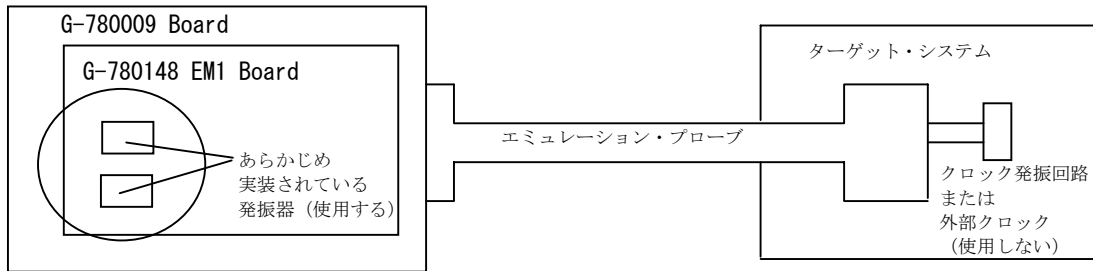
出荷時には、UMCLK ソケットには 10.0MHz の水晶発振器、USCLK ソケットには 32.768KHz の発振回路が実装されています。

出荷時と同じ状態であれば、特にハードウェア上の設定を行う必要はありません。

設定の概要を図 3-4 に示します。なお、デバッグ起動時には、コンフィグレーション・ダイアログの CPU クロック・ソース選択エリア (Clock) を “Internal” に設定してください (エミュレーション・ボード実装済みのクロックを選択)。

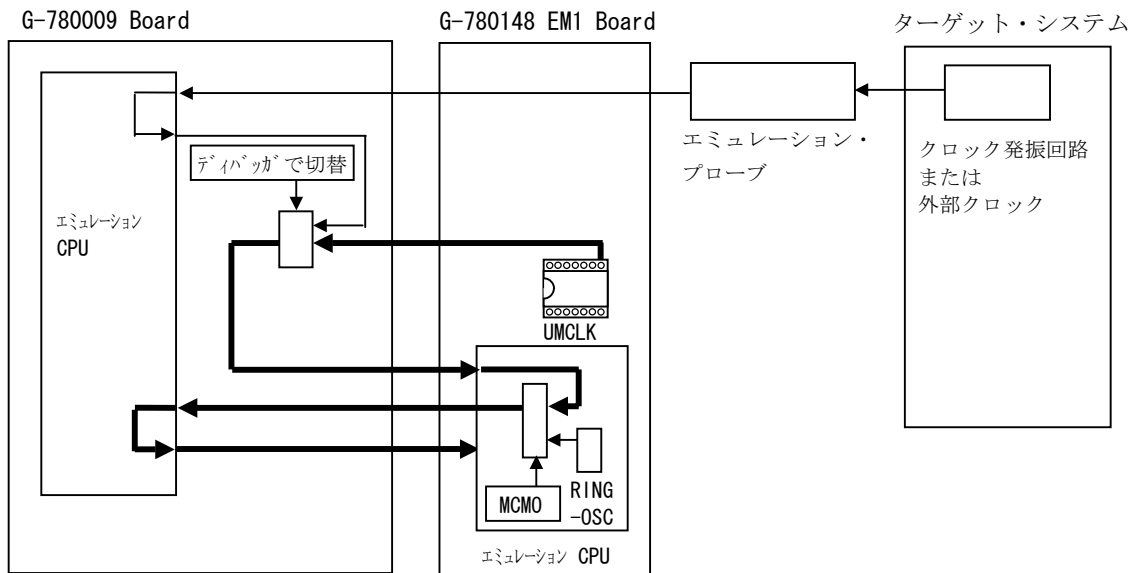
デバッグ起動後、メイン・クロック・モード・レジスタ (MCM) のビット 0 (MCM0) を 1 に変更すると CPU 動作クロックが Ring-OSC → エミュレーション・ボードに実装済みのクロックに切り換わります。

図 3-4 エミュレーション・ボードに実装済みのクロックを使用する場合



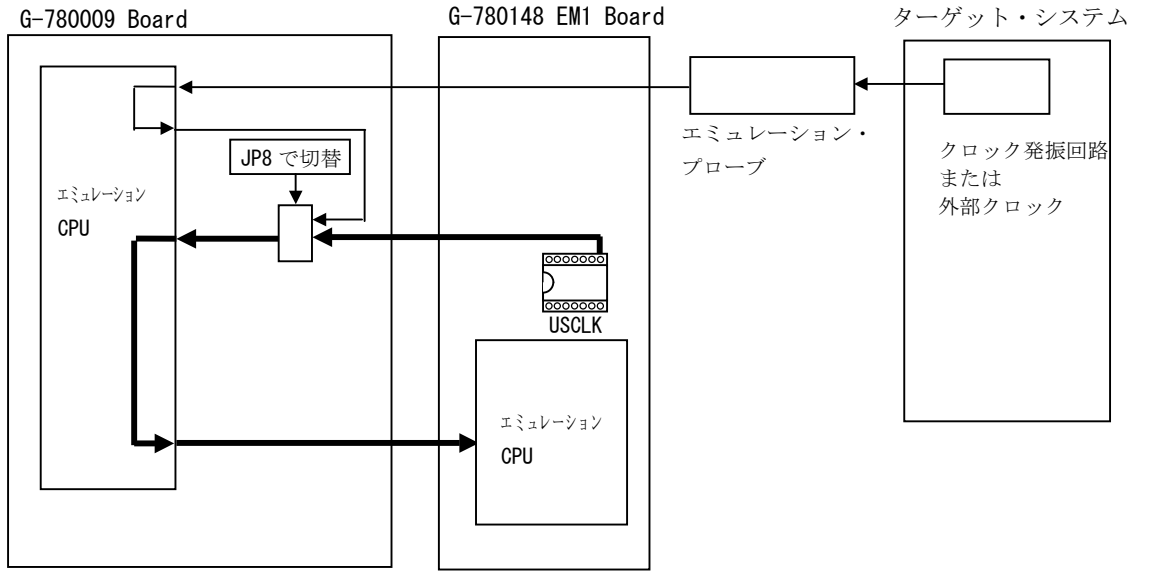
備考 G-780148 EM1 Board 上 (円内) の発振器より供給されるクロックを使用します。

図 3-5 クロックの流れ (メイン・システム・クロック)



備考 クロックの流れを太線で示します。

図3-6 クロックの流れ (サブ・システム・クロック)



備考 クロックの流れを太線で示します。

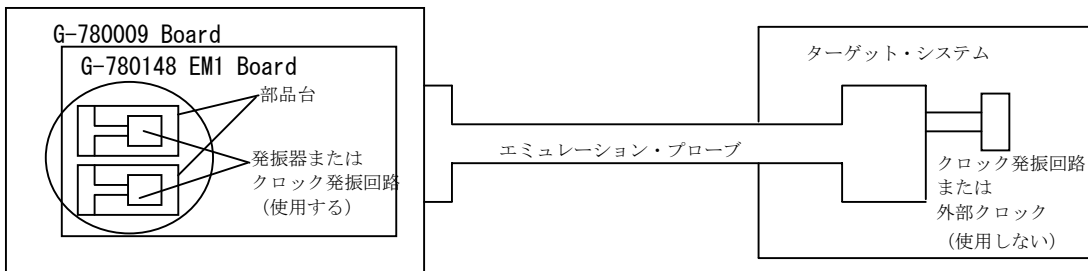
(2) ユーザが実装するクロックを使用する場合

エミュレーション・ボード上に実装済みの水晶発振器 (UMCLK : 10.0MHz)、または部品台 (USCLK : 32.768KHz) を取り外し、ご使用になる発振器、もしくは発振子を装着した部品台 (発振回路) を実装します。あらかじめ実装されているクロックとは異なる周波数 (メイン・クロック : 2.0MHz~12.0MHz、サブ・クロック : 32KHz~38.5KHz) でデバッグしたいときに有効です。

設定の概要を図3-7に示します。なお、ご使用になるクロックの種類によって、次のページ以降に掲載した(a)または(b)に示す設定を行う必要があります。統合デバッガ (NW-78KOH) 起動時には、コンフィグレーション・ダイアログの CPU クロック・ソース選択エリア (Clock) を “Internal” に設定してください (エミュレータ内のクロックの選択)。

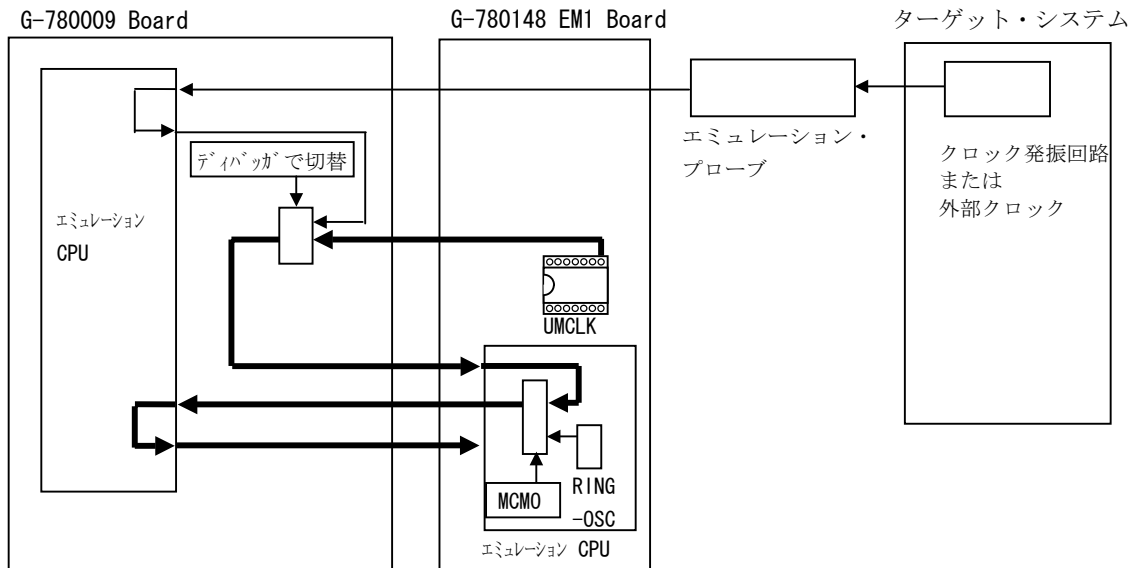
デバッグ起動後、メイン・クロック・モード・レジスタ (MCM) のビット 0 (MCM0) を 1 に変更すると CPU 動作クロックが Ring-OSC → ユーザが実装するクロックに切り換わります。

図3-7 ユーザが実装するクロックを使用する場合



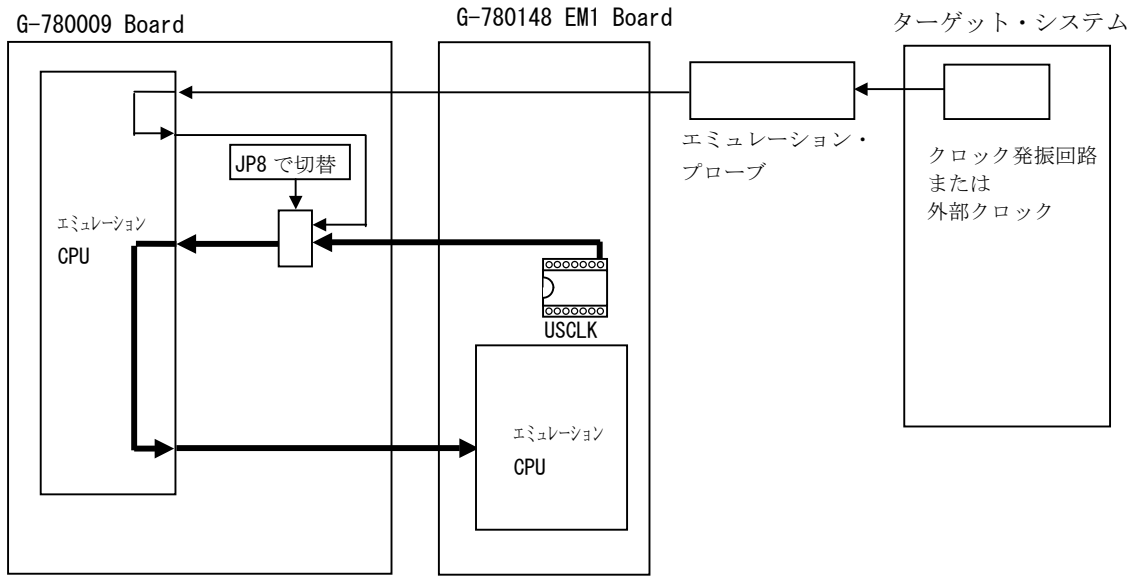
備考 G-780148 EM1 Board 上 (円内) の発振回路または発振器より供給されるクロックを使用します。

図3-8 クロックの流れ (メイン・システム・クロック)



備考 クロックの流れを太線で示します。

図3-9 クロックの流れ (サブ・システム・クロック)



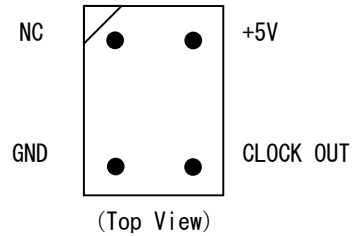
備考 クロックの流れを太線で示します。

(a) 水晶発振器を用いる場合

◆ 準備するもの

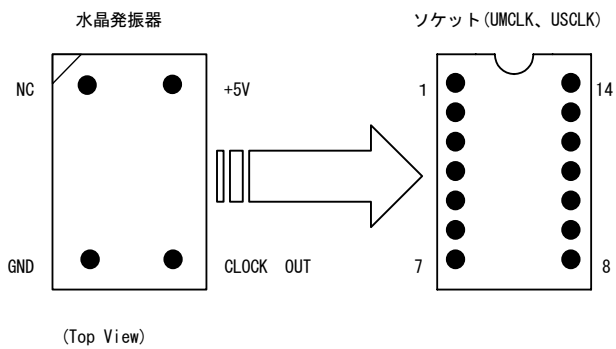
水晶発振器 (ピン端子が図 3-10 のとおりになっているもの)

図 3-10 水晶発振器の装着 (メイン・システム・クロック)



<手順>

- ① G-780148 EM1 Board を用意します。
- ② G-780148 EM1 Board 上のソケット (UMCLK または USCLK の印刷があるソケット) に装着されている水晶発振器または部品台を取り外します。
- ③ ②で水晶発振器を外したソケット (UMCLK または USCLK) に、水晶発振器を装着します。  
このとき次に示すとおり水晶発振器端子をソケット端子に差し込んでください。



水晶発振器端子	ソケット端子番号
NC	1
GND	7
CLOCK OUT	8
+5V	14

- ④ G-780148 EM1 Board を G-780009 Board に接続します。

(b)セラミック発振子／水晶振動子を用いる場合

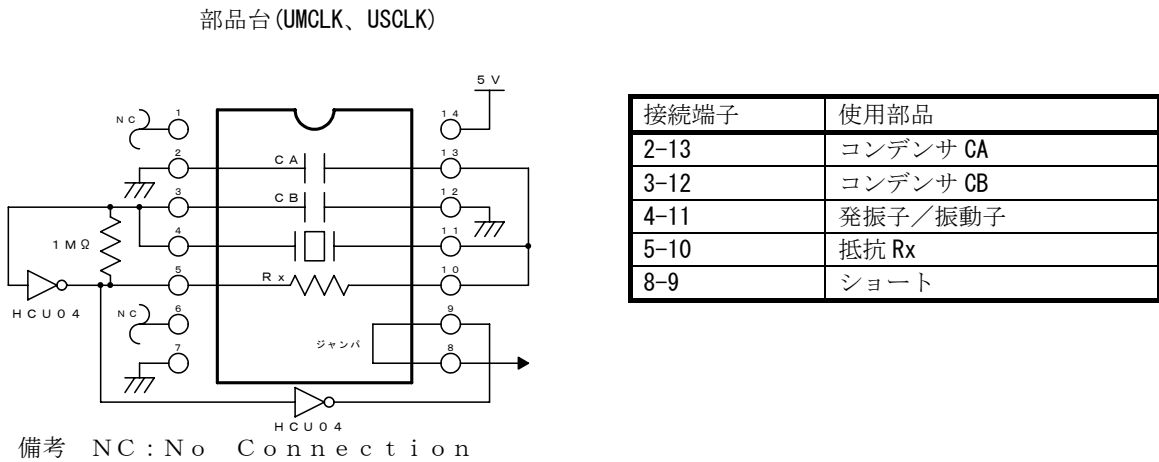
◆準備するもの

- ・部品台
- ・セラミック発振子または水晶振動子
- ・抵抗 Rx
- ・コンデンサ CA
- ・コンデンサ CB
- ・半田付け用具一式

<手順>

- ① 部品台に使用するセラミック発振子または水晶振動子、その発振周波数に適合する抵抗 Rx、コンデンサ CA、コンデンサ CB を次のように半田付けします。

図 3-11 部品台との接続



- ② G-780148 EM1 Board を用意します。
- ③ G-780148 EM1 Board 上の UMCLK ソケットに装着されている水晶発振器、または USCLK ソケットに装着されている部品台を取り外します。
- ④ ③で水晶発振器を外したソケット (UMCLK または USCLK) に、①の部品台を装着します。このとき 1 番ピン・マークの方向に十分注意して差し込んでください。
- ⑤ エミュレーション・ボード上の UMCLK、USCLK のソケットに装着されている部品台が、図 3-11 のように配線されているか確認してください。
- ⑥ G-780148 EM1 Board を G-780009 Board に接続します。

(3) ターゲット・システムからパルスを入力する場合

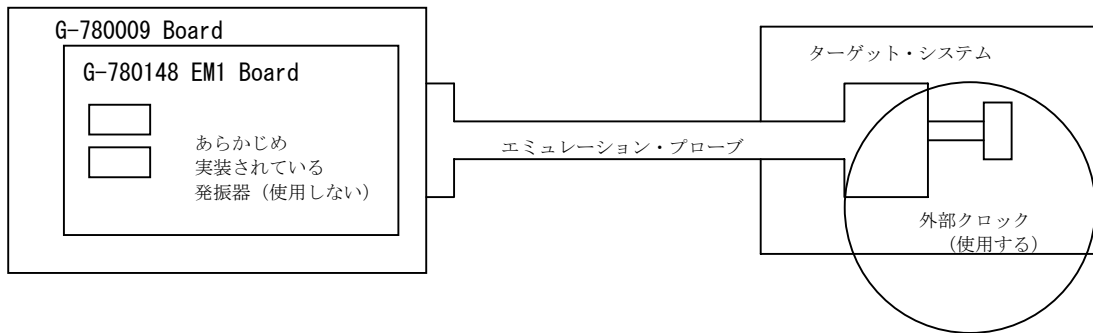
ターゲット・システム上の外部クロックパルス信号がエミュレーション・プローブを介して使用されます。メイン・クロックは特にハードウェア上の設定を行う必要はありません、サブ・システム・クロックは G-780009 Board の JP8 を 3-4 ショートにしてください。

設定の概要を図 3-12 に示します。なお、統合ディバッガ (NW-78K0H) 起動時には、コンフィグレーション・ダイアログの CPU クロック・ソース選択エリア (Clock) を “External” に設定してください (ユーザ・クロックの選択)。

ディバッガ起動後、メイン・クロック・モード・レジスタ (MCM) のビット 0 (MCM0) を 1 に変更すると、CPU 動作クロックが Ring-OSC → ターゲット・システムから供給されるクロックに切り換わります。

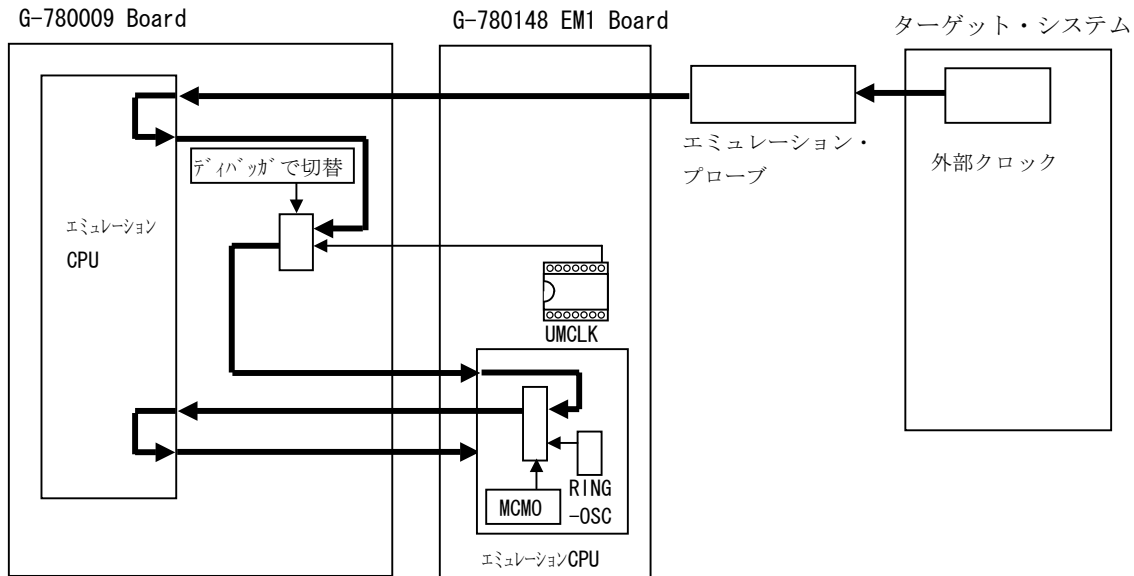
注意 ターゲット・システムから入力するパルスは、矩形波を入力してください。

図 3-12 ターゲット・システムからパルスを入力する場合 (メイン・システム・クロック)



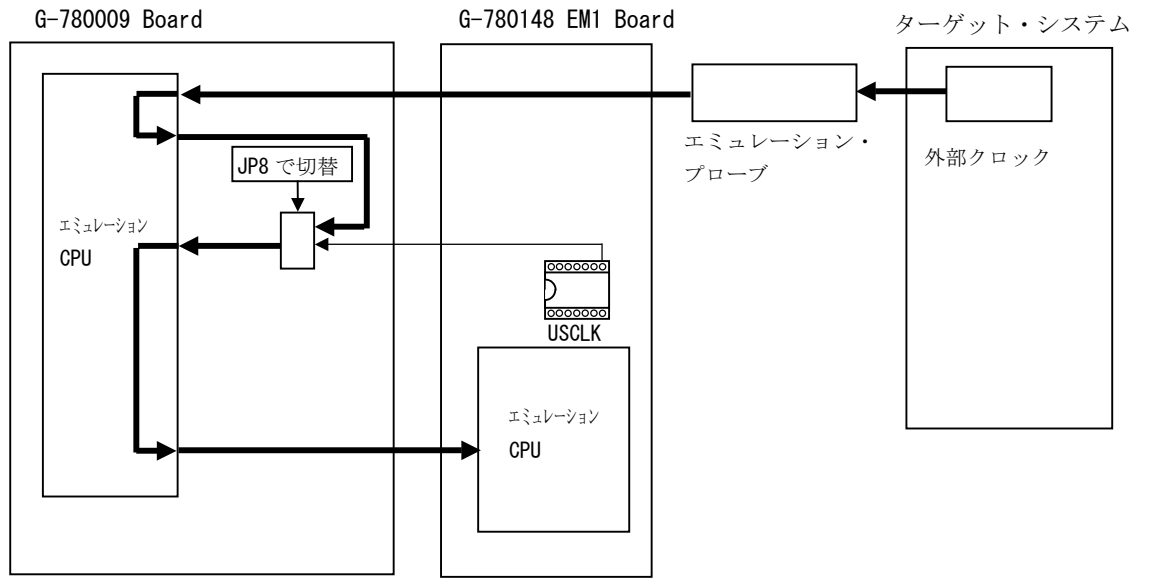
備考 G-780148 EM1 Board 上 (円内) の外部クロックより供給されるクロックを使用します。

図 3-13 クロックの流れ (メイン・クロック)



備考 クロックの流れを太線で示します。

図 3-14 クロックの流れ (サブ・システム・クロック)



備考 クロックの流れを太線で示します。

(4) Ring-OSCを使用する場合

デバッグ起動時にはCPU動作クロックとしてRing-OSC (TYP. 240kHz) が選択されています。

3.4.2(1)～(3)に示すメイン・システム・クロックとの切り替えはメイン・クロック・モード・レジスタ (MCM) のビット0 (MCM0) によって行います。

設定の概要を図3-15に示します。

注意: CPU動作クロックにRing-OSC選択時 (MCM0=0)、周辺機能の使用は禁止です。

ただし、以下の機能は使用可能です。

- ・ウォッチドック・タイマ
- ・クロックモニタ
- ・TMH1 (カウントクロックに  $f_{osc}/2^7$  選択時 (CKS12=1, CKS11=0, CKS10=1))
- ・外部クロックを動作クロックにしている周辺機能

図3-15 Ring-OSCを使用する場合 (メイン・システム・クロック)

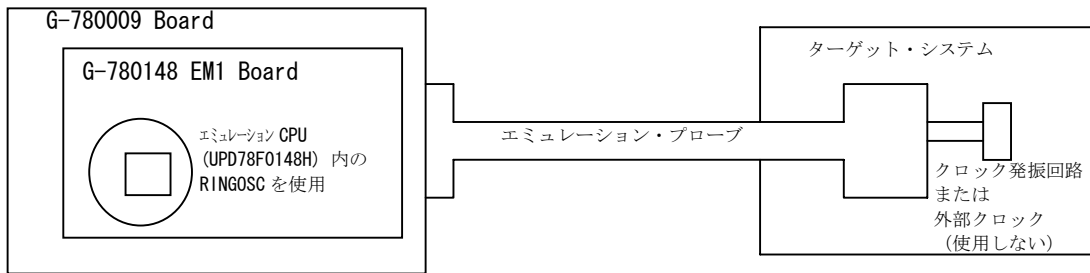
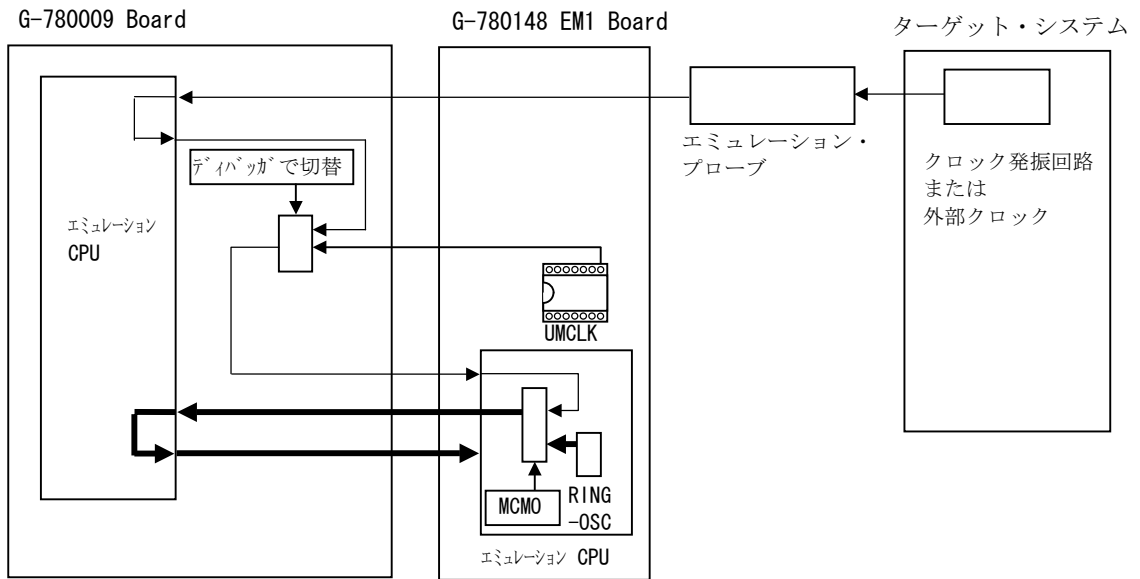


図3-16 クロックの流れ (メイン・システム・クロック)



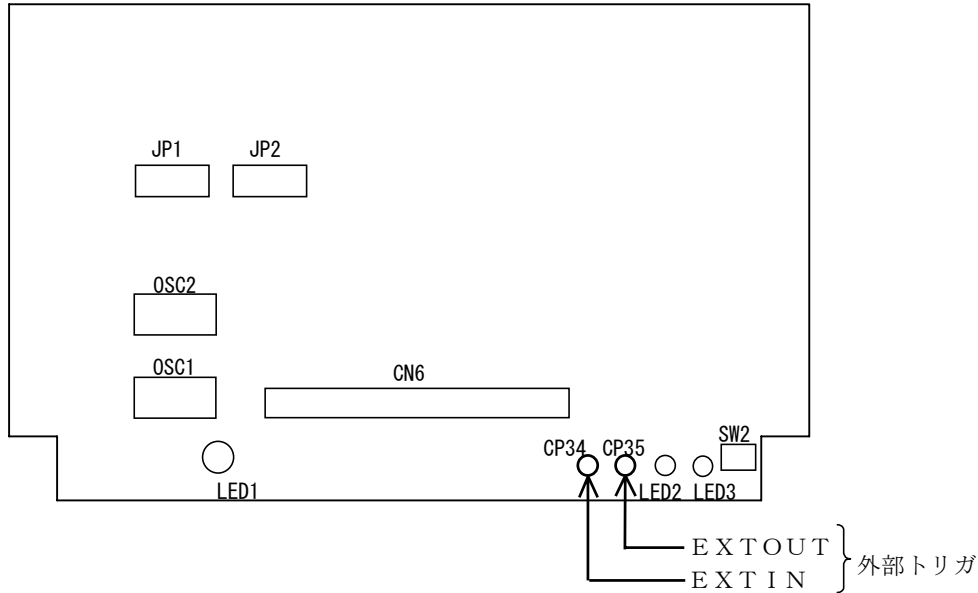
備考 クロックの流れを太線で示します。

### 3. 5 外部トリガ

外部トリガは、エミュレーション・ボード(G-780148 EM1 Board)のチェックピン、EXTOUT、EXTIN にそれぞれ接続してください。

また、使用方法については、デバッガのマニュアルを参照してください。

《 G-780148 EM1 Board 》



#### (1) EXTOUT

エミュレーション・ボード上の EXTOUT 端子より、ブレークイベント発生時に、1.3 $\mu$ s の間、ローレベルを出力します。

注) オープン・ドレイン出力のため、ターゲット・システム上でプルアップ抵抗を接続してください。

#### (2) EXTIN

エミュレーション・ボード上の EXTIN 端子より、イベント信号を入力することができます。2CPU 動作クロック以上ハイレベルのパルス信号を使用してください。

注) 電气的特性

	MIN [V]	MAX [V]
ハイレベル入力電圧	ターゲット電圧x0.7	ターゲット電圧
ローレベル入力電圧	0	ターゲット電圧x0.3

### 3. 6 G-780148 EM1 Boardのジャンパの設定

G-780148 EM1 Boardのジャンパ設定は以下の表を参照してください。  
通倍回路の設定 ……メイン・クロックの動作周波数に合わせて、表3-4に示す設定に変更してください。

表3-4 通倍回路の設定

メイン・クロック周波数	JP1	JP2
2MHz 以上 2.5MHz 未満	1-2 ショート	1-2 ショート
2.5MHz 以上 3.5MHz 未満	3-4 ショート	3-4 ショート
3.5MHz 以上 5.0MHz 未満	5-6 ショート	5-6 ショート
5.0MHz 以上 6.5MHz 未満	7-8 ショート	7-8 ショート
6.5MHz 以上 9.0MHz 未満	9-10 ショート	9-10 ショート
9.0MHz 以上 10.0MHz 未満 (出荷設定)	11-12 ショート	11-12 ショート
10.0MHz 以上 12.0MHz まで	9-10 ショート 11-12 ショート	9-10 ショート 11-12 ショート

### 3. 7 クロックモニタ用スイッチについて

G-780148 EM1 Board上にクロックモニタのエミュレーション用スイッチ(SW2)があります。  
SW2を押すことで擬似的にクロックが停止した場合のエミュレーションを行うことができます。

### 3. 8 マスク・オプションの設定

G-780148 EM1 Boardには以下のマスク・オプションがあります。

- Ring-OSC
- POC ON/OFF 及び検出電圧 2.85V, 3.5V
- P60-P63 (78K0/KB1 ( $\mu$ PD780103 サブシリーズ) は本ポートが無いため設定なし)

マスク・オプションの設定は統合デバッグの画面上で行います。

オプション → マスク・オプションでマスク・オプション画面を開いて設定します。

●RINGMSK	NONMSK	.....	Ring-OSC のマスク不可 ウォッチドック・タイマの停止可能
	MSK	.....	Ring-OSC のマスク可 ウォッチドック・タイマの停止不可
●POC	ON	.....	POC 機能 ON
	OFF	.....	POC 機能 OFF
●POCV	2.85V	.....	POC 検出電圧 2.85V
	3.5V	.....	POC 検出電圧 3.5V
●P60-P63	ON	.....	マスク・オプション抵抗によりプルアップ
	OFF	.....	マスク・オプション抵抗なし

### 3. 9 POC、LVI機能のエミュレーション

G-780148 EM1 Boardを使用してPOC、LVIのエミュレーションを行う場合、POC、LVIの電源検出は、対象デバイスのVDD端子からの入力ではなく、G-780009 BOARD上のTP1からの入力によって行っていますのでTP1に対象デバイスのVDD端子と同電位の電圧を供給してください。

### 3. 10 電源の投入・切断手順

次の手順に従って電源の投入・切断を行ってください。

この手順通りに作業を行わなかった場合、ND-K0148H、ターゲット・システムの故障の原因となるおそれがあります。

- ①ホスト・マシンの電源を投入
- ② ND-K0148H の電源を投入
- ③ターゲット・システム ( TP1 への低電圧供給) の電源を投入
- ④デバッグの起動
- ⑤デバッグ
- ⑥デバッグの終了
- ⑦ターゲット・システム ( TP1 への低電圧供給) の電源を切断
- ⑧ ND-K0148H の電源を切断
- ⑨ホスト・マシンの電源を切断

### 3. 1 1 LED 2、LED 3について

LED 2 (POC RESET)、LED 3 (RETRY) の点灯仕様は以下のとおりです。

#### LED 2 (POC RESET)

POCのリセット確認用のLEDです。

LED 2は次のリセット中に点灯します。点灯中はブレイクしないでください。

LED 2の点灯中にブレイクさせた場合、統合ディバッガがハングアップします。

- ・ POC回路の電源電圧と検出電圧との比較による内部リセット
- ・ 低電源検出回路(LVI)の電源電圧と検出電圧との比較による内部リセット
- ・ クロックモニタのエミュレーション用スイッチ (SW2) を押すことによるクロックモニタリセット

#### LED 3 (RETRY)

ウエイト(リトライ)発生確認用のLEDです。

LED 3はウエイト発生時に点灯します。

LED 3で示すウエイトとは、対象デバイス仕様と同様に内部システムバスのCPUバスと周辺用バスのアクセス競合によって繰り返しアクセスされる間に発生するウエイトです。

## 第4章 対象デバイスと ターゲット・インタフェース回路の相違

本章では、対象デバイスの信号線とG-780148 EM1 Boardのターゲット・インタフェース回路信号線との相違について説明します。

対象デバイスはCMOS回路ですが、G-780148 EM1 Boardのターゲット・インタフェース回路は、エミュレーションCPU、TTL、CMOS-ICなどによるエミュレーション回路で構成されています。

ND-K0148Hとターゲット・システムを接続してデバッグした場合、ターゲット・システム上であたかも実際の対象デバイスが動作しているように、ND-K0148Hがエミュレートします。

しかし、実際にはND-K0148Hがエミュレートしているので、細かい違いが生じます。

- (a) エミュレーションCPU ( $\mu$ PD78F0148H) から入出力される信号
- (b) エミュレーションCPU ( $\mu$ PD780009A) から入出力される信号
- (c) その他の信号

上記の (a) から (c) の信号について、対象デバイス毎にND-K0148Hの回路を以下に示します。

(1) 78K0/KB1:  $\mu$ PD780101, 780102, 780103, 78F0103エミュレーション時

(a) エミュレーションCPU ( $\mu$ PD78F0148H) から入出力される信号

- P03 — P00
- P17 — P10
- P23 — P20
- P33 — P30
- P120
- P130
- AVREF

(b) エミュレーションCPU ( $\mu$ PD780009A) から入出力される信号

なし

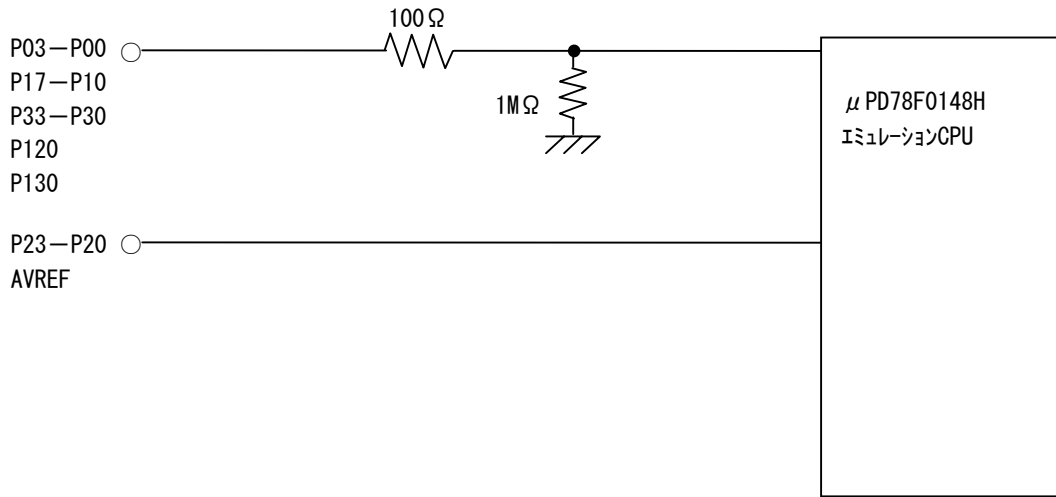
(c) その他の信号

- X1, X2, RESET\_, VDD, IC/VPP, VSS, AVSS

《エミュレーション回路の等価回路》

●プローブ側

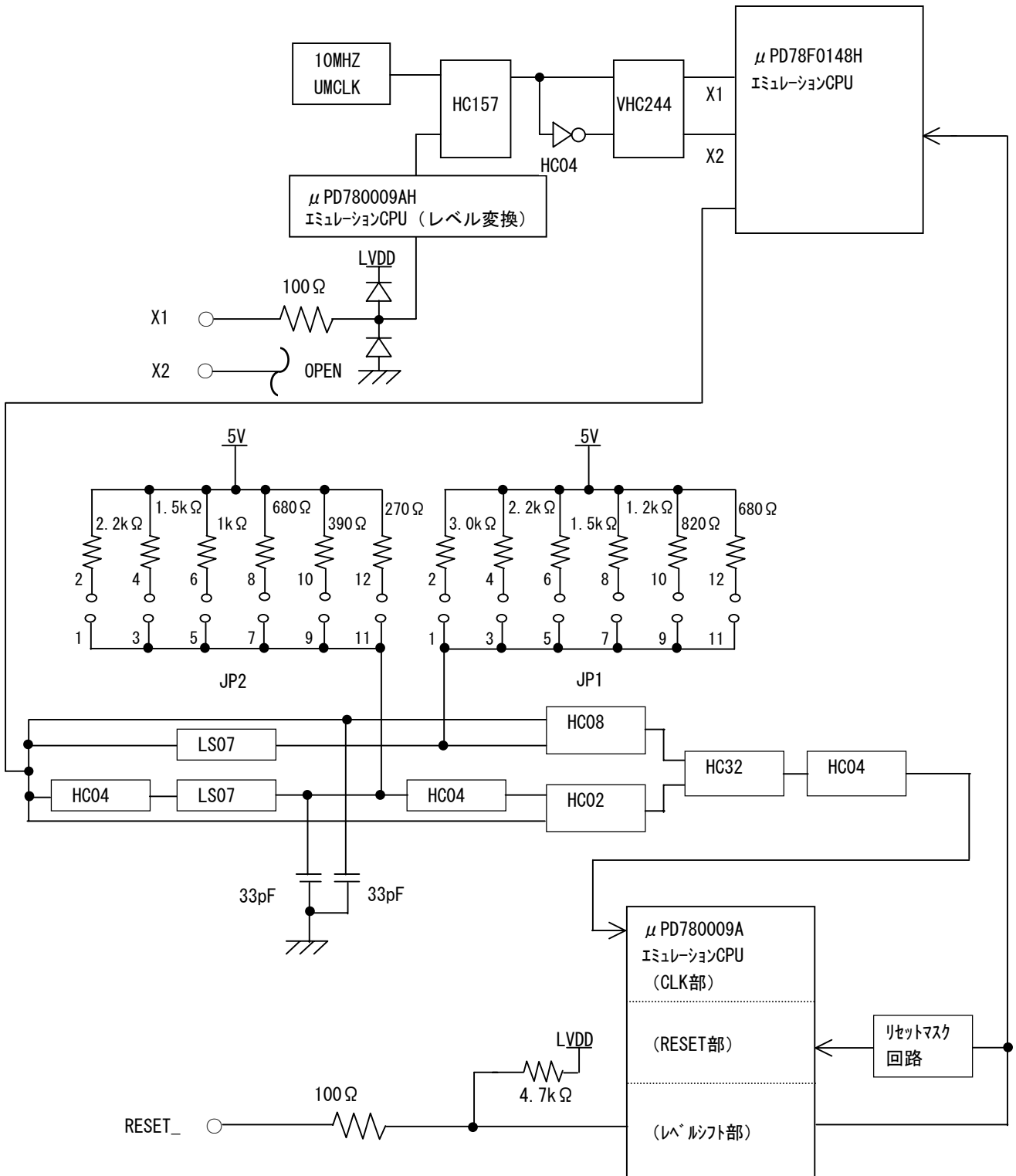
●ND-K0148H側



《エミュレーション回路の等価回路》

●プローブ側

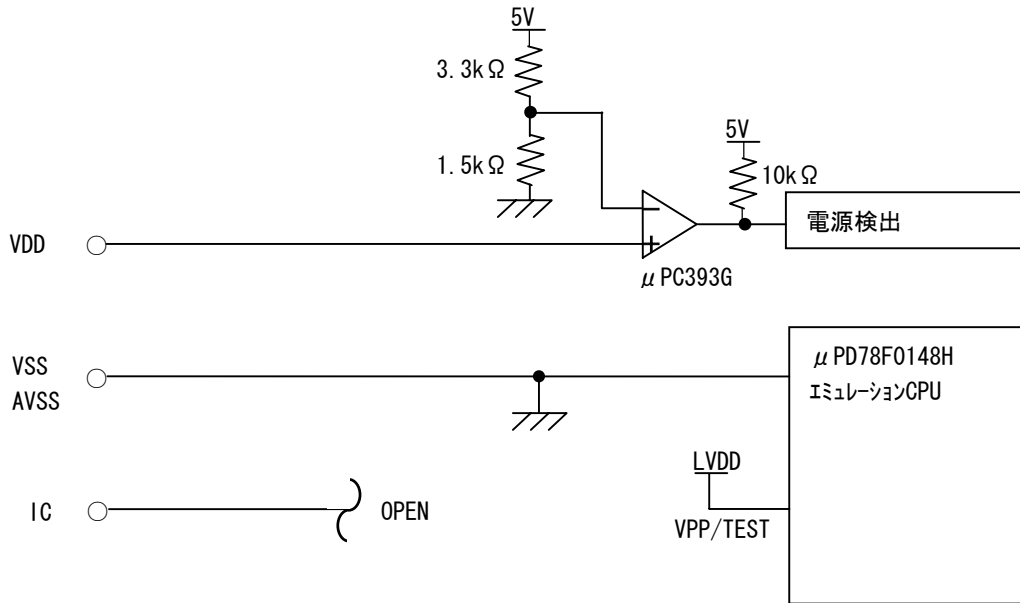
●ND-K0148H側



《エミュレーション回路の等価回路》

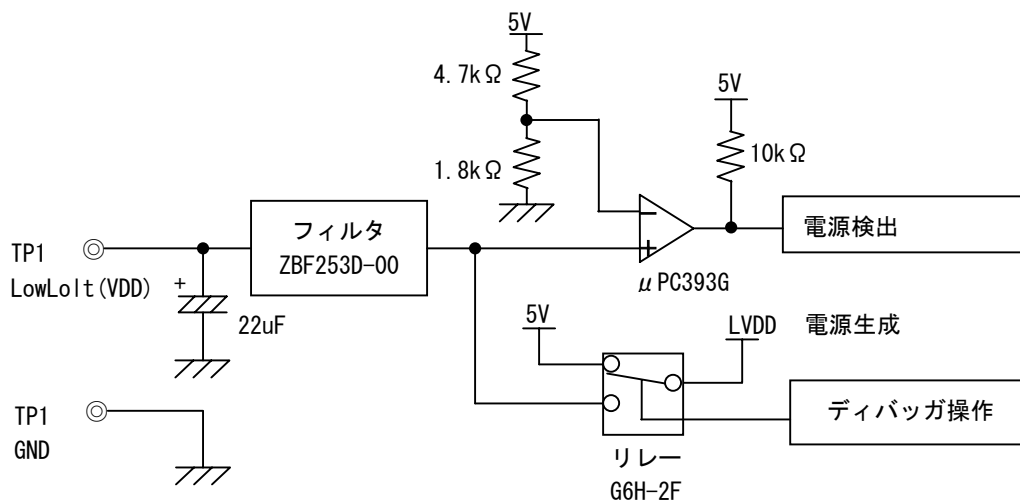
●プローブ側

●ND-K0148H側



●ND-K0148H側

Main board (G-780009 Board)



(2) 78K0/KC1 :  $\mu$ PD780111, 780112, 780113, 78F0114エミュレーション時

(a) エミュレーションCPU ( $\mu$ PD78F0148H) から入出力される信号

- P01 — P00
- P17 — P10
- P27 — P20
- P33 — P30
- P73 — P70
- P120
- P130
- AVREF

(b) エミュレーションCPU ( $\mu$ PD780009A) から入出力される信号

- P63 — P60

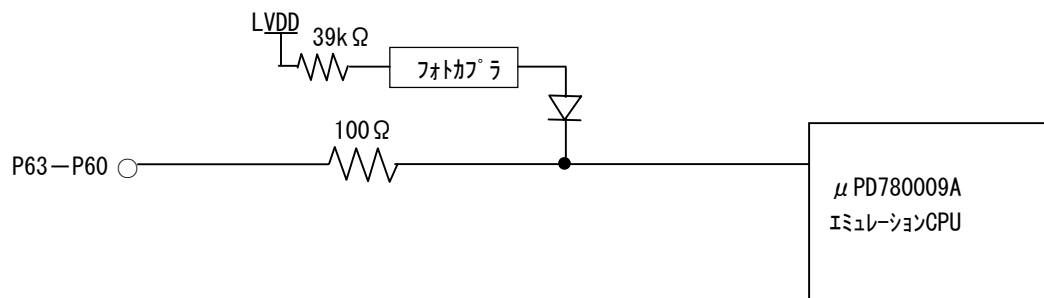
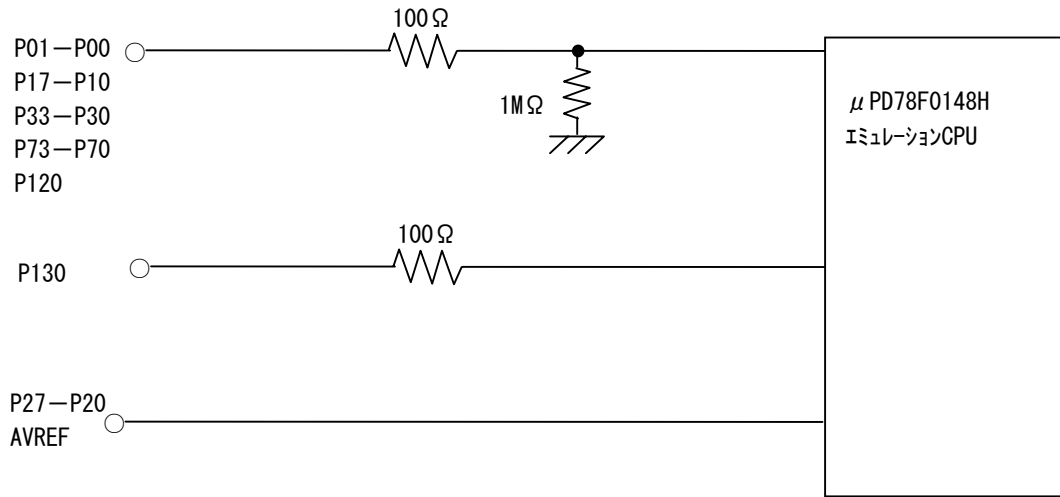
(c) その他の信号

- X1, X2, XT1, XT2, RESET\_, VPP/TEST, VDD, VSS, EVDD, EVSS, AVSS

《エミュレーション回路の等価回路》

●プローブ側

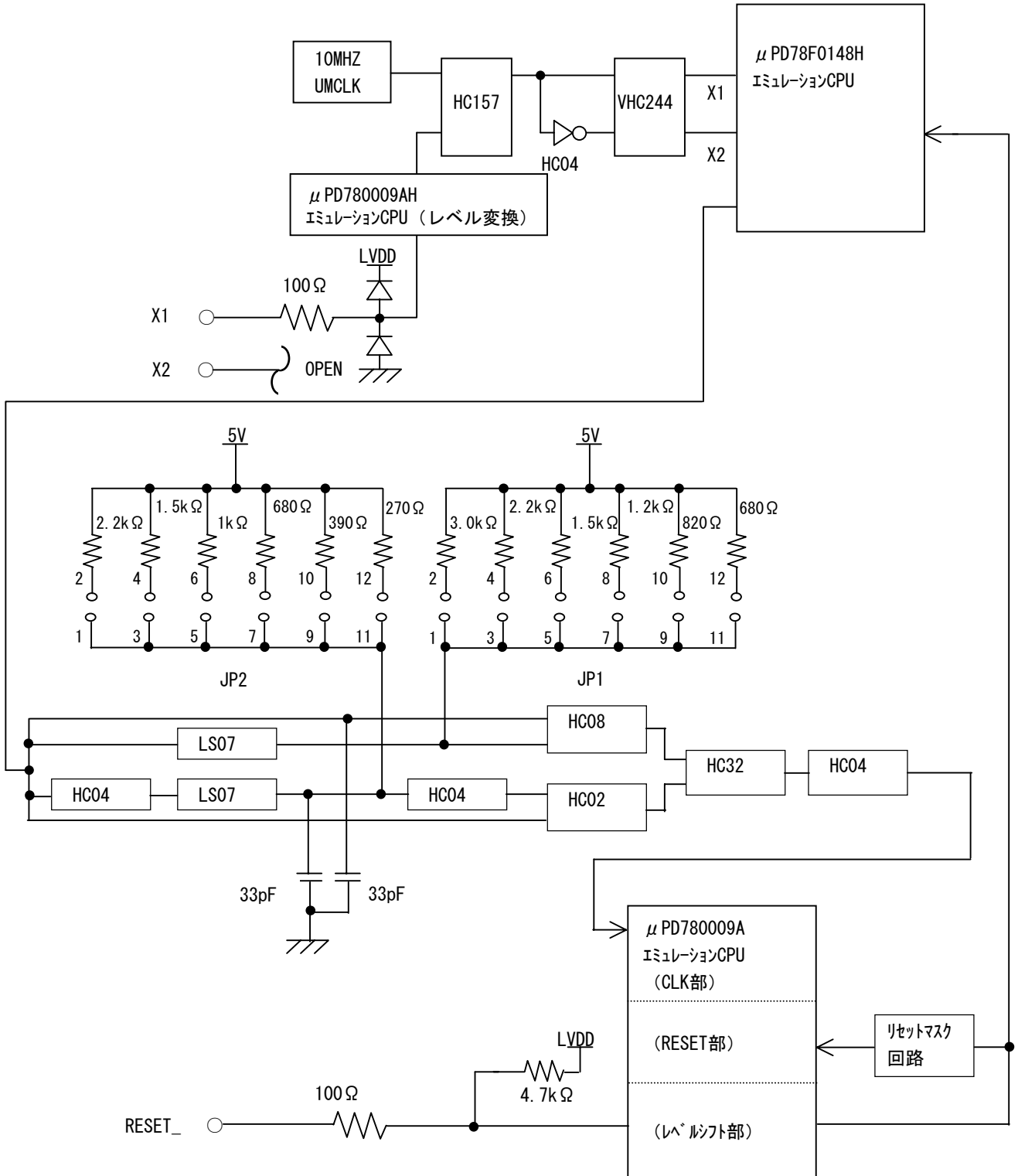
●ND-K0148H側



《エミュレーション回路の等価回路》

●プローブ側

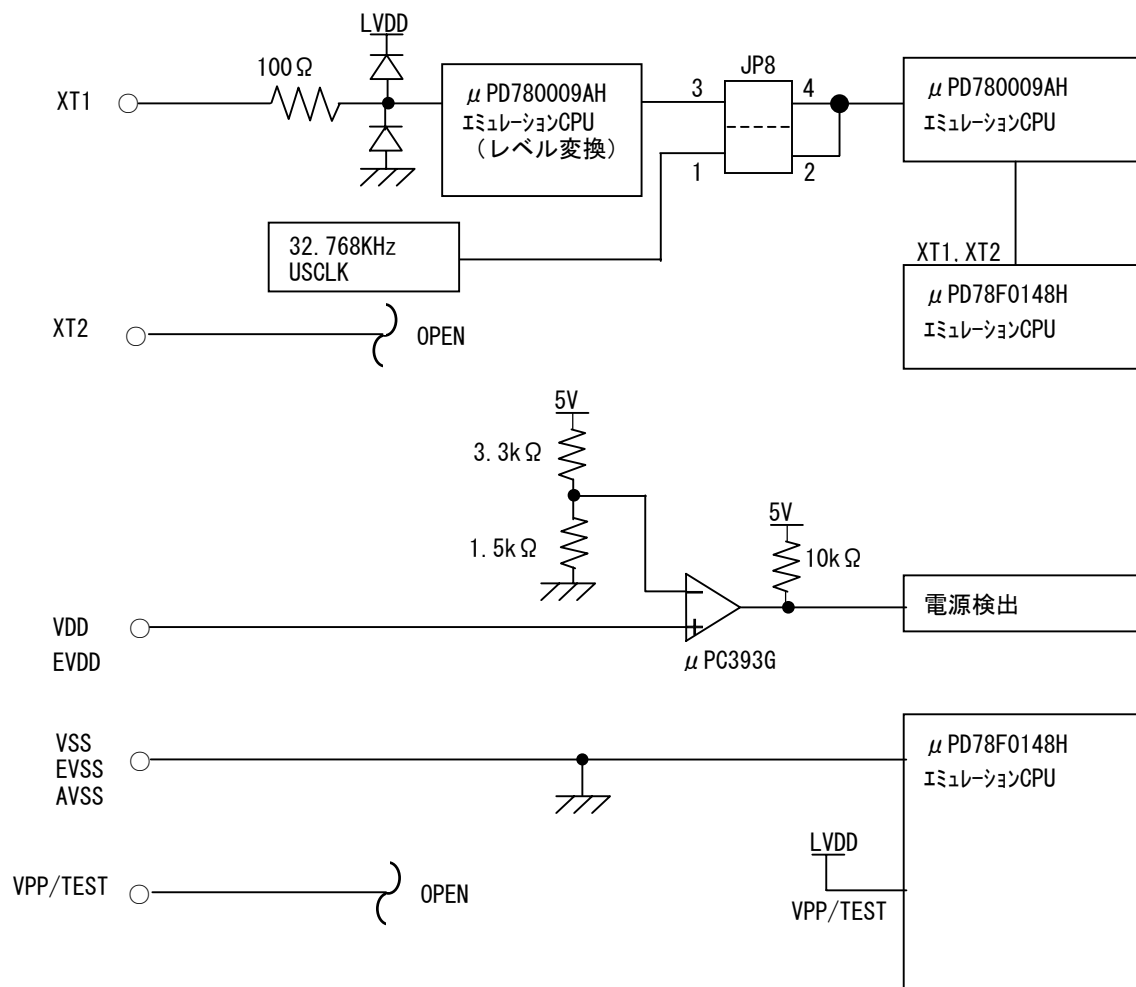
●ND-K0148H側



《エミュレーション回路の等価回路》

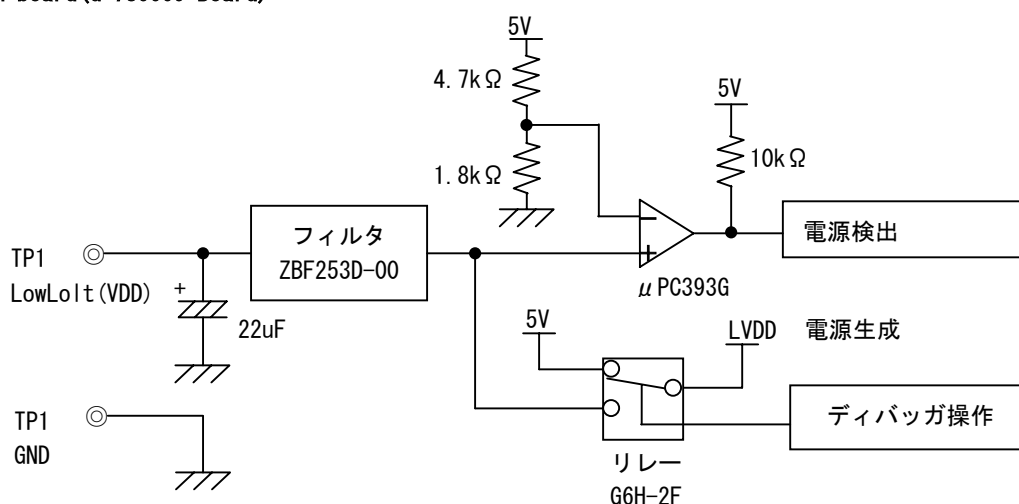
●プローブ側

●ND-K0148H側



●ND-K0148H側

Main board (G-780009 Board)



(3) 78K0/KD1 :  $\mu$  PD780120, 780121, 780123, 780124, 78F0124エミュレーション時

(a) エミュレーションCPU ( $\mu$  PD78F0148H) から入出力される信号

- P03 — P00
- P17 — P10
- P27 — P20
- P33 — P30
- P77 — P70
- P120
- P130
- P140
- AVREF

(b) エミュレーションCPU ( $\mu$  PD780009A) から入出力される信号

- P63 — P60

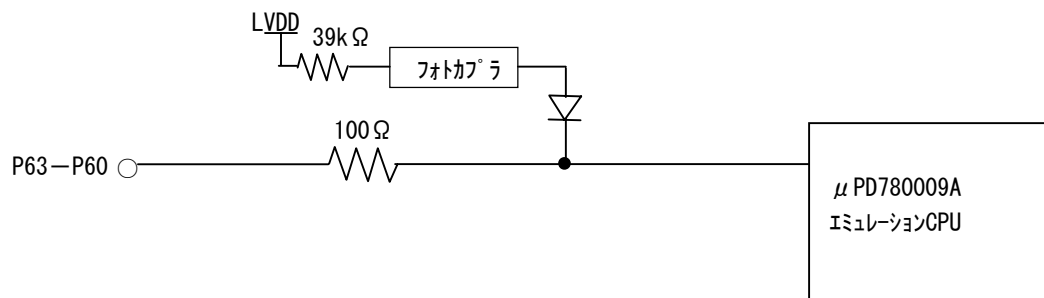
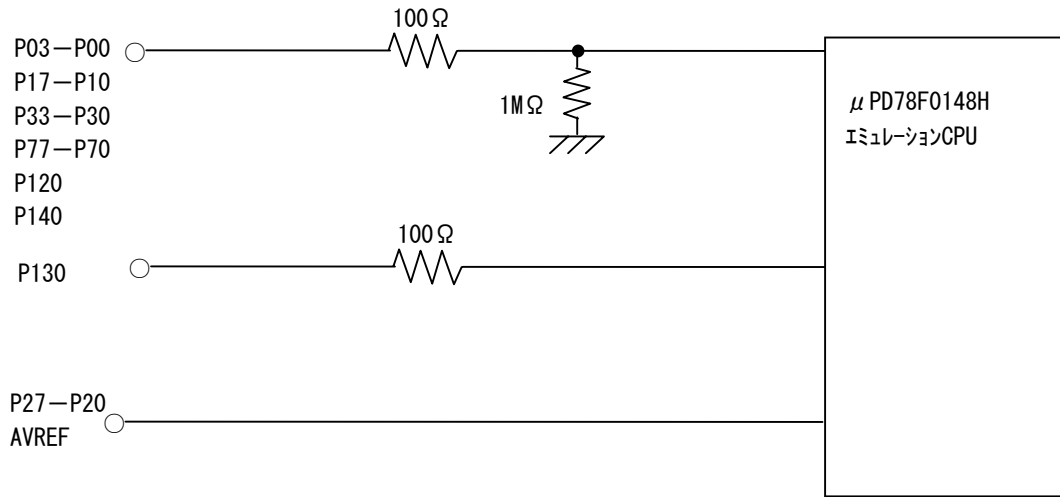
(c) その他の信号

- X1, X2, XT1, XT2, RESET\_, VPP/TEST, VDD, VSS, EVDD, EVSS, REGC, AVSS

《エミュレーション回路の等価回路》

●プローブ側

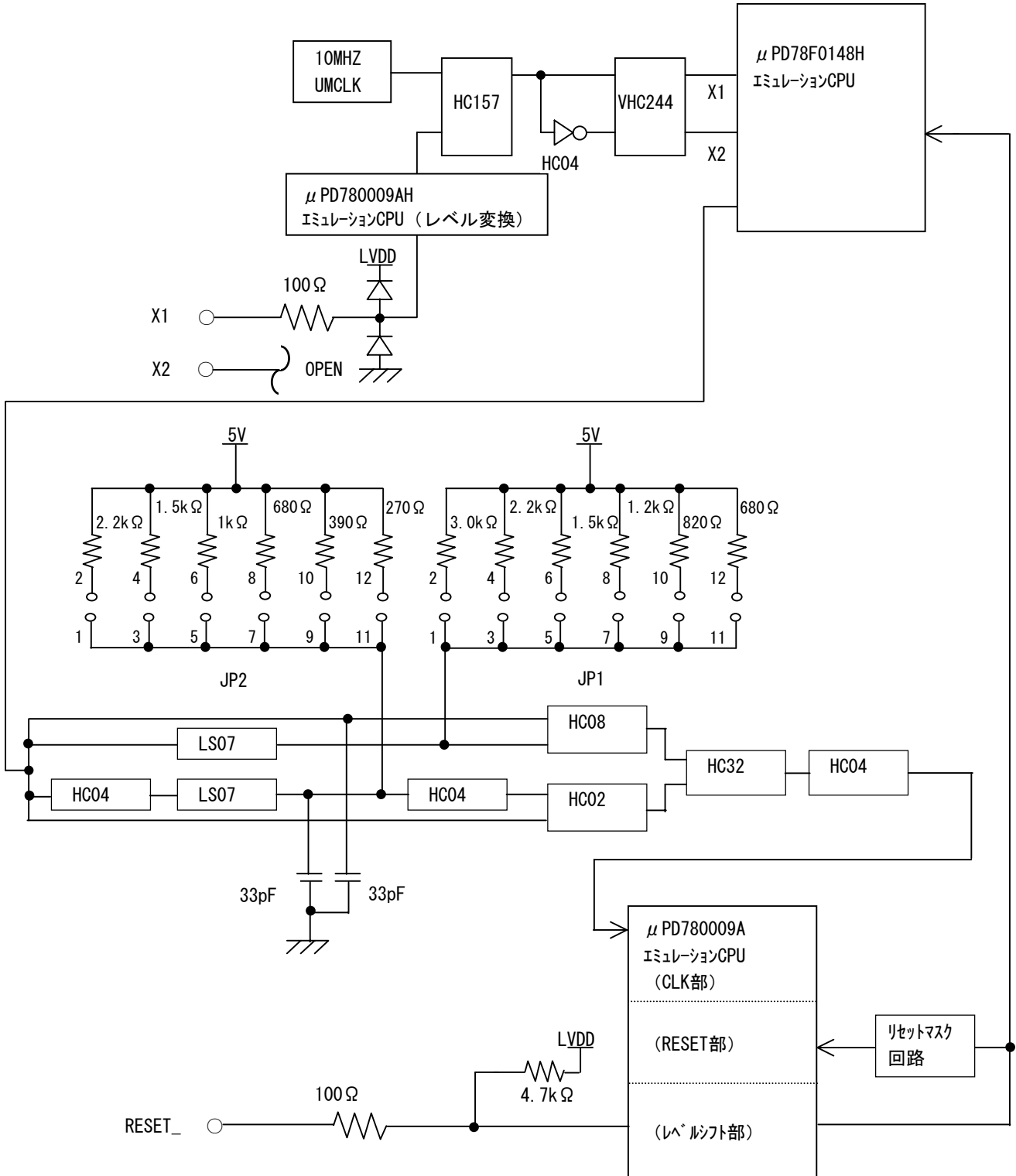
●ND-K0148H側



《エミュレーション回路の等価回路》

●プローブ側

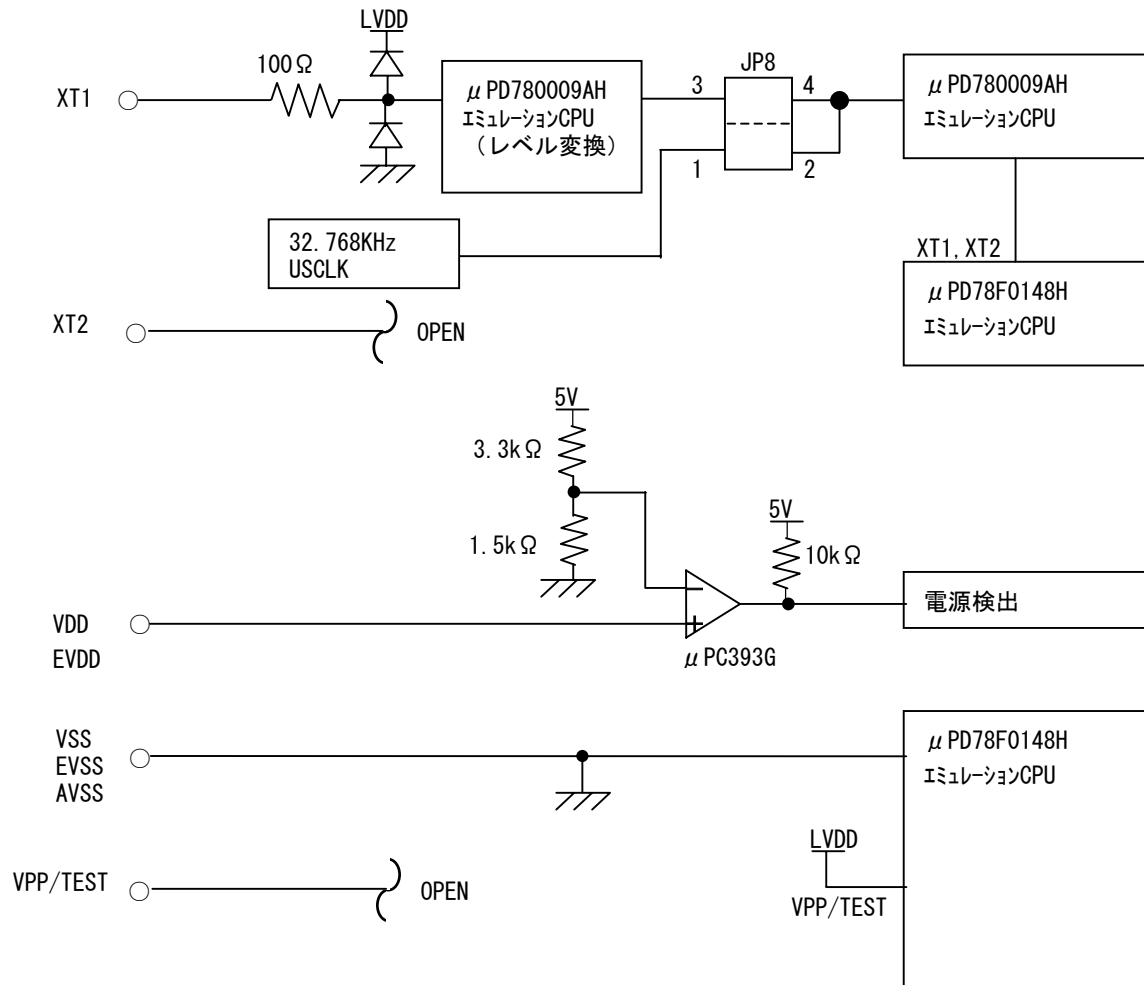
●ND-K0148H側



《エミュレーション回路の等価回路》

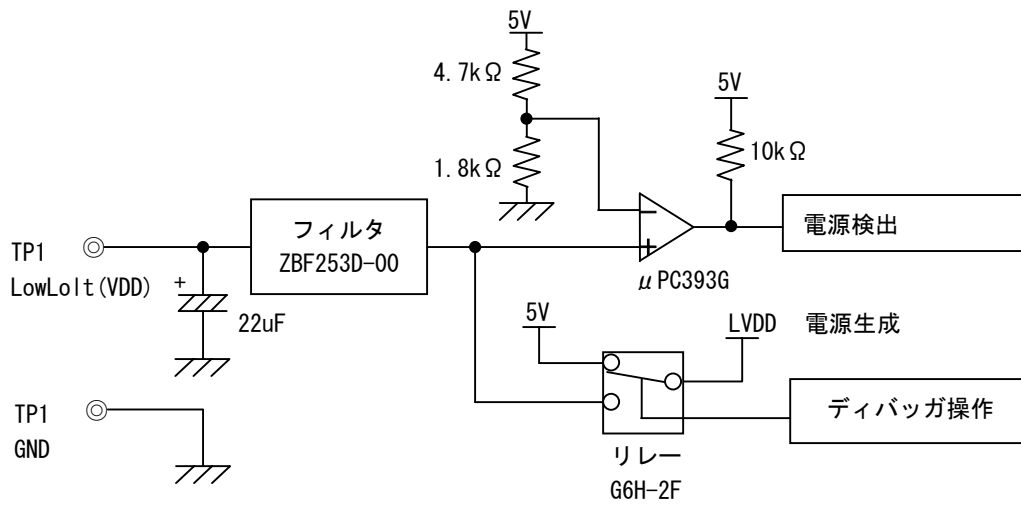
●プローブ側

●ND-K0148H側



●ND-K0148H側

Main board (G-780009 Board)



(4) 78K0/KE1 :  $\mu$ PD780131, 780132, 780133, 780134, 780136, 780138, 78F0134, 78F0138エミュレーション時

(a) エミュレーションCPU ( $\mu$ PD78F0148H) から入出力される信号

- P06 — P00
- P17 — P10
- P27 — P20
- P33 — P30
- P77 — P70
- P120
- P130
- P141 — P140
- AVREF

(b) エミュレーションCPU ( $\mu$ PD780009A) から入出力される信号

- P43 — P40
- P53 — P50
- P63 — P60

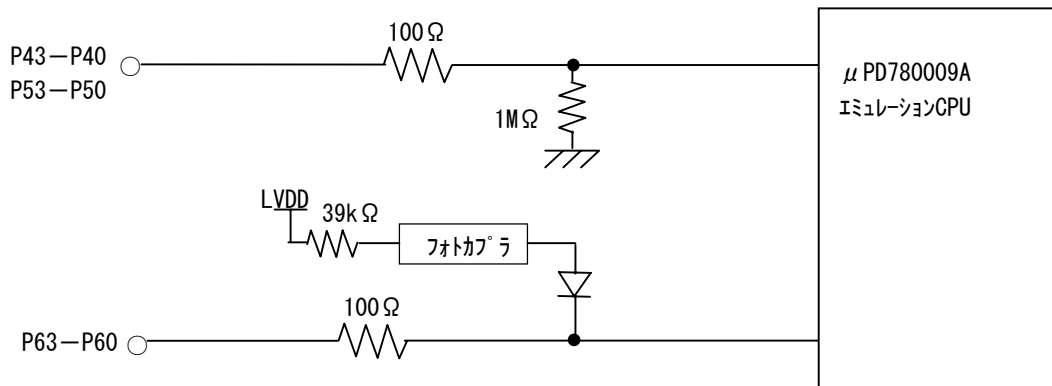
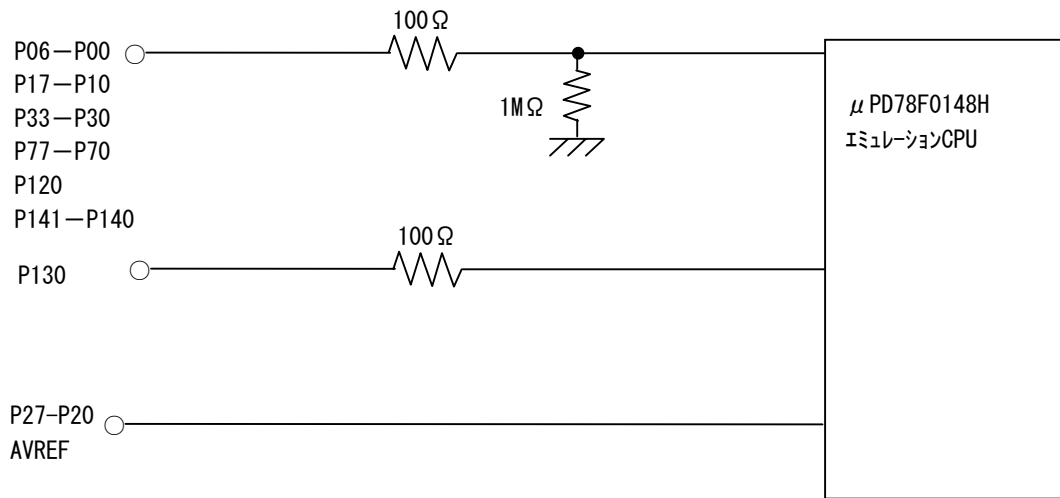
(c) その他の信号

- X1, X2, XT1, XT2, RESET\_, VPP/TEST, VDD, VSS, EVDD, EVSS, REGC, AVSS

《エミュレーション回路の等価回路》

●プローブ側

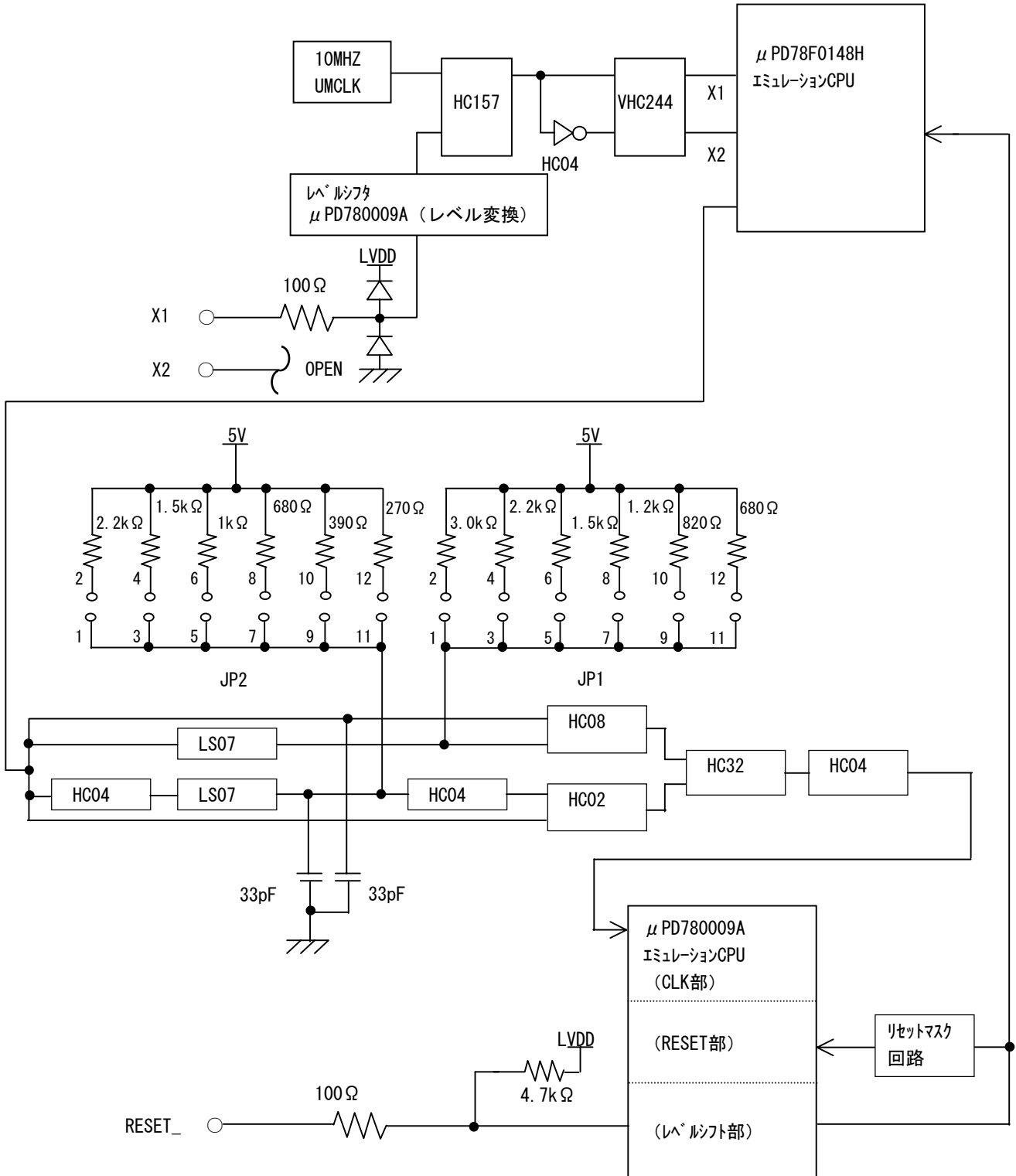
●ND-K0148H側



《エミュレーション回路の等価回路》

●プローブ側

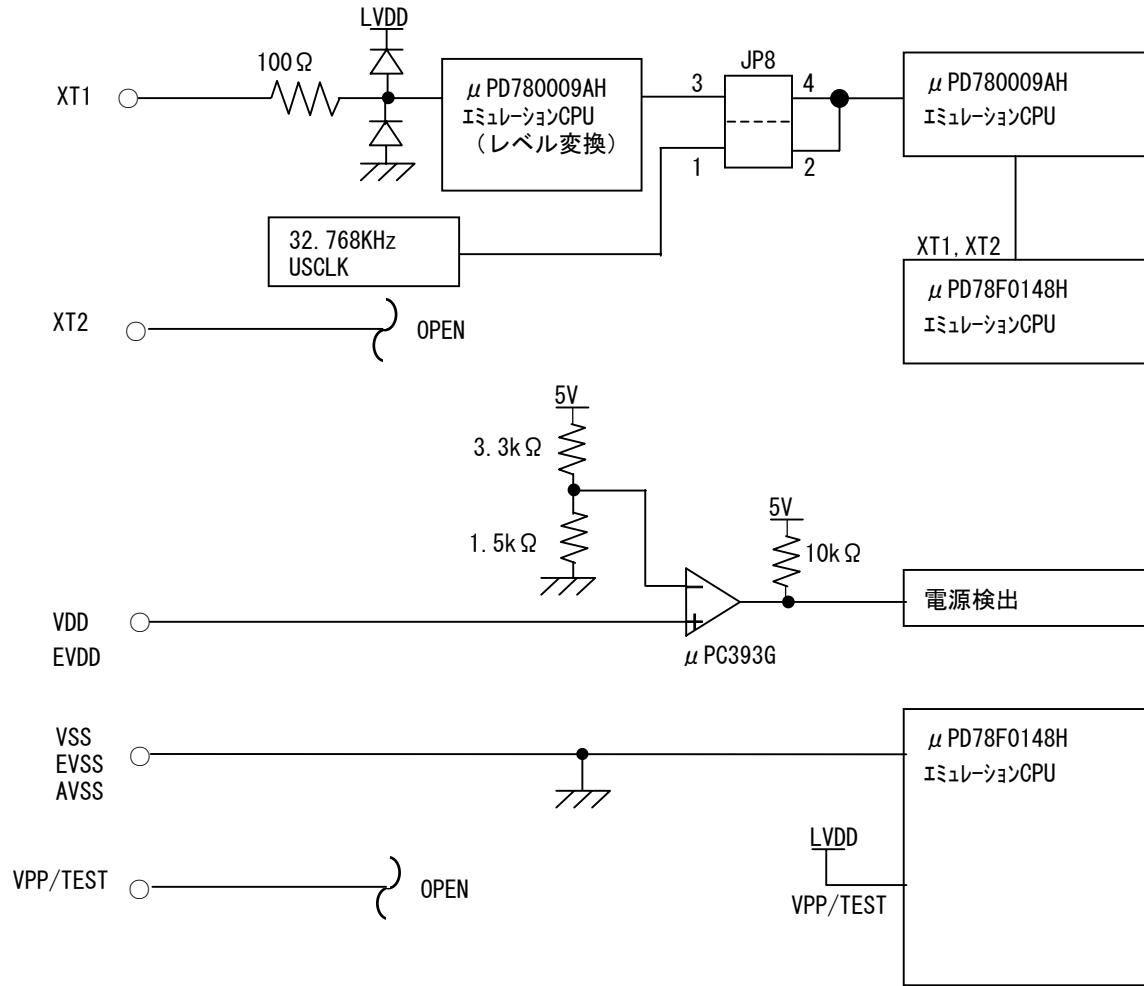
●ND-K0148H側



《エミュレーション回路の等価回路》

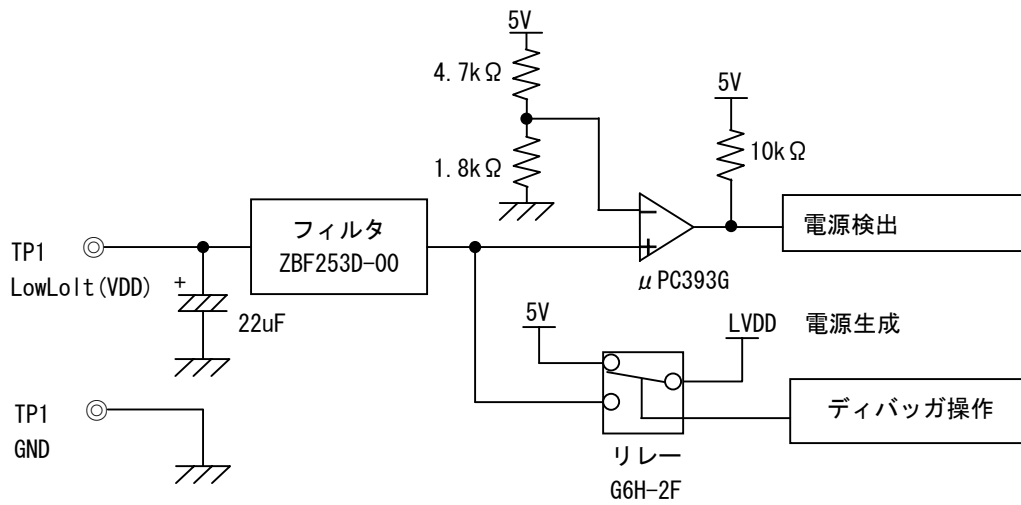
●プローブ側

●ND-K0148H側



●ND-K0148H側

Main board (G-780009 Board)



(5) 78K0/KF1 :  $\mu$ PD780143, 780144, 780146, 780148, 78F0148エミュレーション時

(a) エミュレーションCPU ( $\mu$ PD78F0148H) から入出力される信号

- P06 — P00
- P17 — P10
- P27 — P20
- P33 — P30
- P77 — P70
- P120
- P130
- P145 — P140
- AVREF

(b) エミュレーションCPU ( $\mu$ PD780009A) から入出力される信号

- P47 — P40
- P57 — P50
- P67 — P60

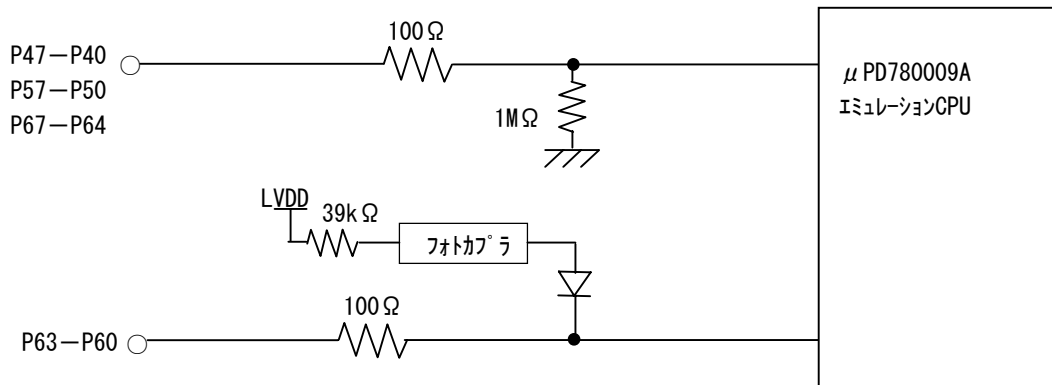
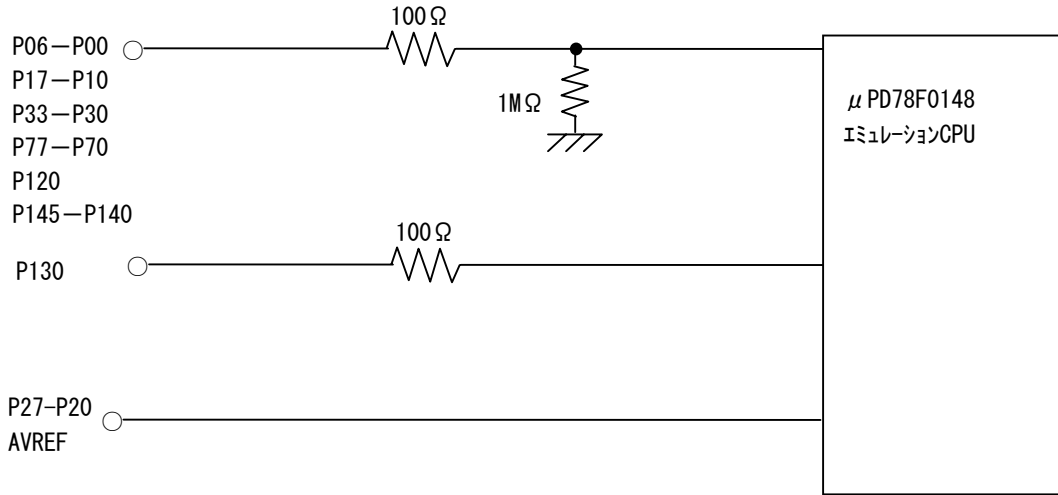
(c) その他の信号

- X1, X2, XT1, XT2, RESET\_, VPP/TEST, VDD, VSS, EVDD, EVSS, REGC, AVSS

《エミュレーション回路の等価回路》

●プローブ側

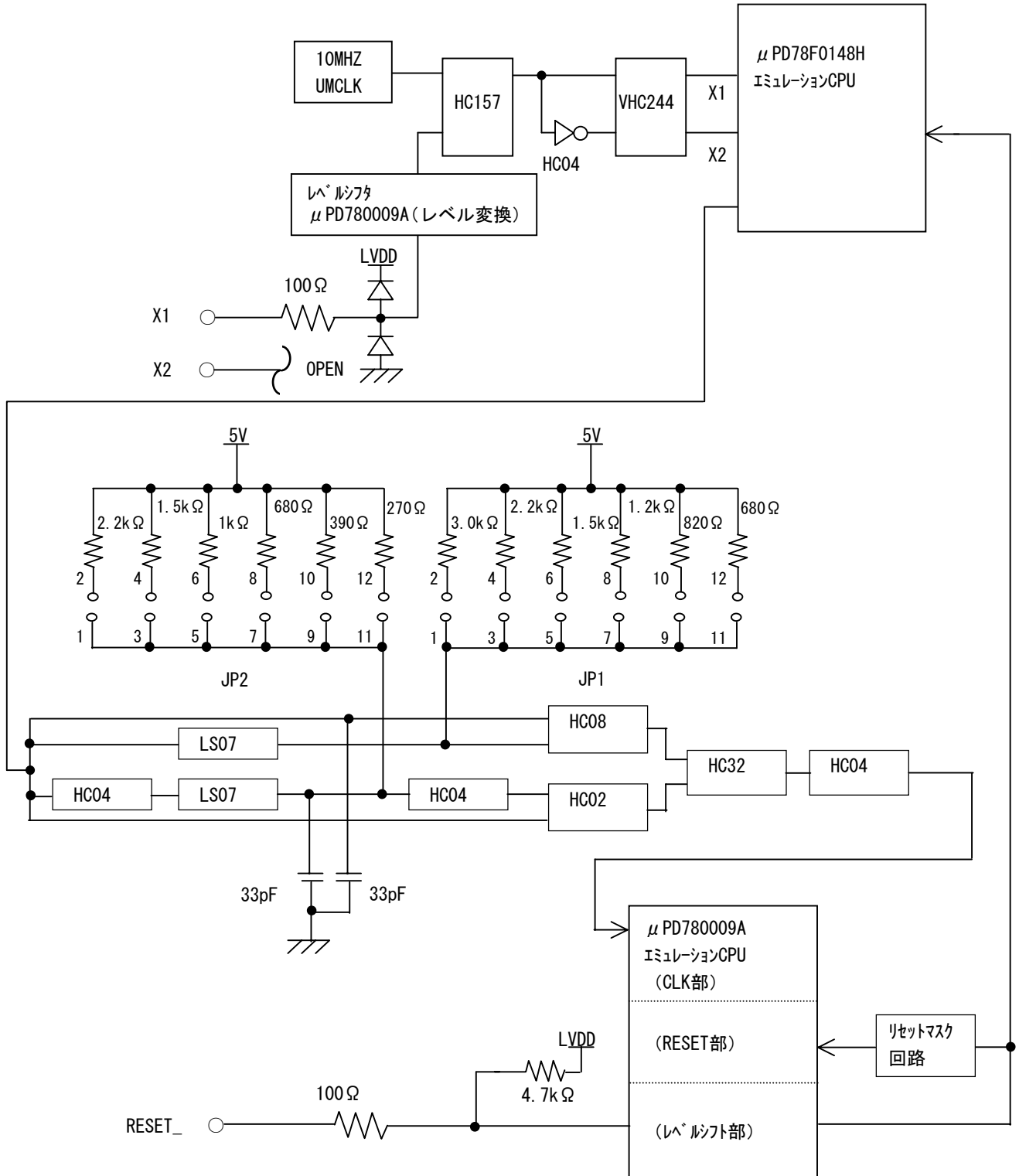
●ND-K0148H側



《エミュレーション回路の等価回路》

●プローブ側

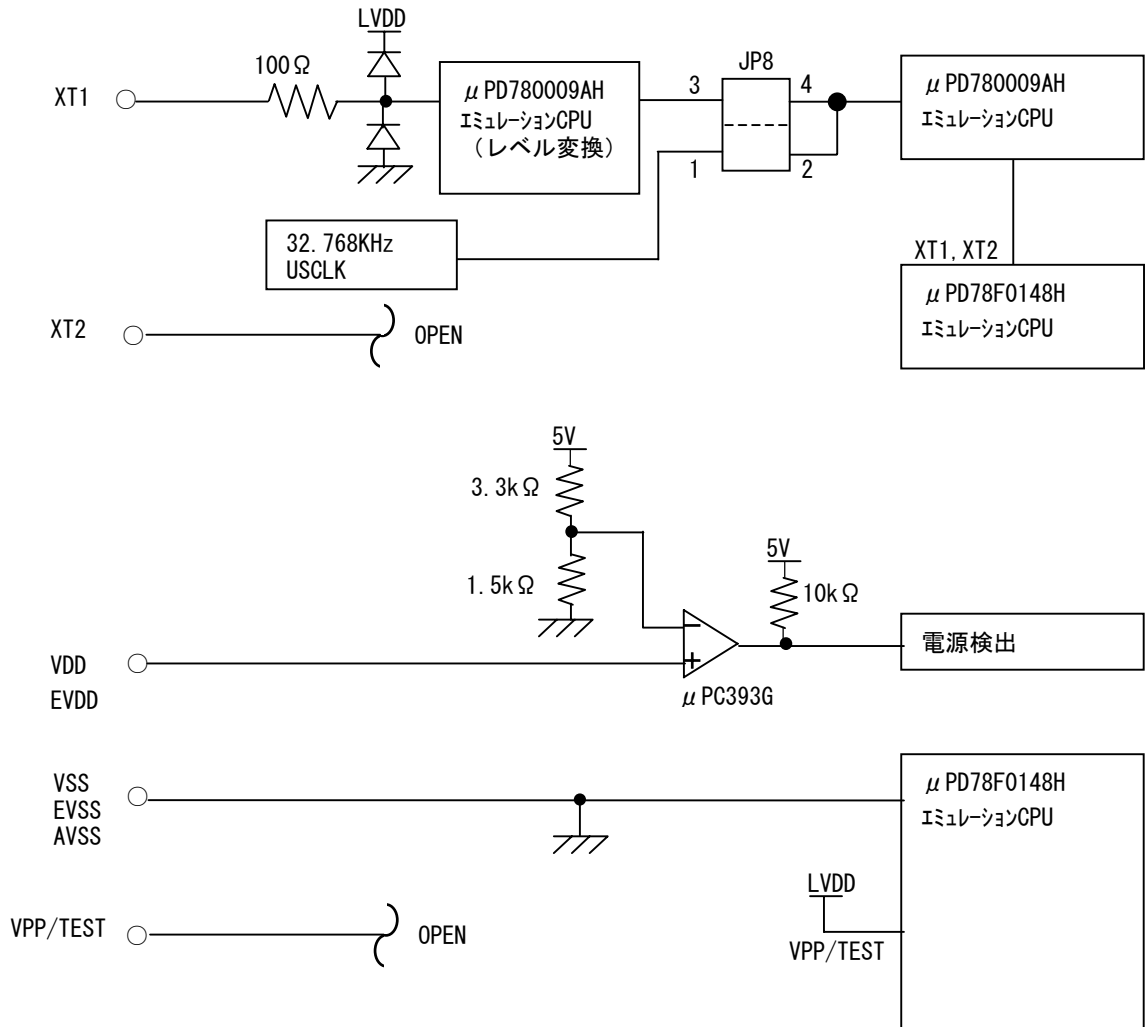
●ND-K0148H側



《エミュレーション回路の等価回路》

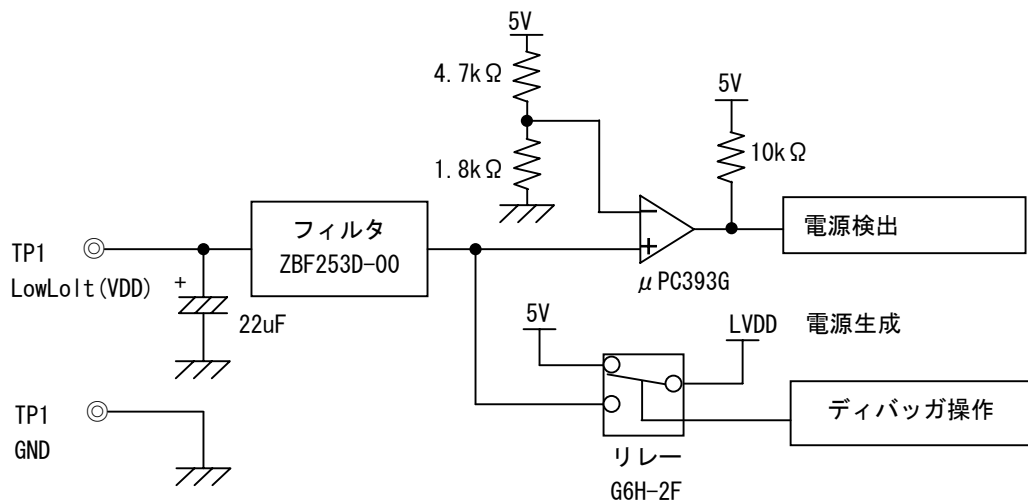
●プローブ側

●ND-K0148H側



●ND-K0148H側

Main board (G-780009 Board)



## 付録A エミュレーション・プローブのピン対応表

表A-1. 78010X PROBE Board + NP-30MCのピン対応表

エミュレーション・プローブ デバイス側	78010x PROBE Board CN1	G-780148 EM1 Board CN6
1	58	107
2	56	104
3	49	103
4	55	100
5	19	99
6	18	30
7	22	94
8	62	29
9	65	24
10	66	23
11	92	8
12	91	7
13	98	14
14	97	13
15	21	15
16	99	10
17	63	9
18	64	37
19	70	43
20	69	44
21	72	47
22	102	48
23	71	16
24	94	76
25	93	79
26	30	80
27	29	85
28	24	114
29	23	113
30	20	108

備考.

1. エミュレーション・プローブ デバイス側とはターゲット・システム側先端のピン番号を意味します
2. 78010X PROBE Board CN1とは、78010X PROBE BoardとNP-30MCとの接続部（78010X PROBE Board側）のピン番号を意味します。
3. G-780148 EM1 Board CN6とは、78010X PROBE BoardとG-780148 EM1 Boardとの接続部（G-780148 EM1 Board側）のピン番号を意味します。

表A-2. 78011X PROBE Board + NP-44GB(-TQ)/H44GB-TQのピン対応表

エミュレーション・プロブ デバイス側	78011X PROBE Board CN1	G-780148 EM1 Board CN6
1	104	114
2	103	113
3	100	99
4	99	94
5	94	30
6	93	29
7	30	24
8	29	23
9	24	20
10	23	19
11	20	16
12	47	108
13	48	107
14	51	104
15	52	103
16	57	100
17	58	48
18	59	56
19	60	55
20	55	58
21	56	57
22	49	59
23	18	60
24	17	47
25	22	44
26	21	43
27	28	37
28	27	9
29	92	10
30	91	15
31	98	14
32	97	13
33	102	64
34	73	61
35	72	62
36	69	65
37	70	66
38	63	71
39	64	72
40	61	75
41	62	76
42	65	79
43	66	80
44	71	85

備考.

1. エミュレーション・プローブ デバイス側とはターゲット・システム側先端のピン番号を意味します
2. 78011X PROBE Board CN1とは、78011X PROBE Boardとエミュレーション・プローブとの接続部（78011X PROBE Board側）のピン番号を意味します。
3. G-780148 EM1 Board CN6とは、78011X PROBE BoardとG-780148 EM1 Boardとの接続部（G-780148 EM1 Board側）のピン番号を意味します。

表A-3. 78012X PROBE Board + NP-H52GB-TQのピン対応表

エミュレーション・プローブ デバイス側	78012X PROBE Board CN1	G-780148 EM1 Board CN6
1	118	114
2	114	113
3	108	99
4	104	94
5	100	93
6	94	30
7	30	29
8	29	24
9	24	23
10	20	20
11	16	19
12	10	16
13	6	108
14	33	107
15	37	104
16	43	103
17	47	100
18	51	51
19	57	48
20	59	47
21	55	44
22	49	56
23	45	55
24	41	58
25	35	57
26	31	59
27	4	60
28	8	43
29	14	37
30	18	9
31	22	10
32	28	15
33	92	8
34	91	7
35	98	14
36	102	13
37	106	74
38	112	69
39	116	70
40	87	63
41	83	64
42	77	61
43	73	62
44	69	65
45	63	66
46	61	71
47	65	72
48	71	75
49	75	76
50	79	79
51	85	80
52	89	85

備考.

1. エミュレーション・プローブ デバイス側とはターゲット・システム側先端のピン番号を意味します
2. 78012X PROBE Board CN1とは、78012X PROBE Boardとエミュレーション・プローブとの接続部（78012X PROBE Board側）のピン番号を意味します。
3. G-780148 EM1 Board CN6とは、78012X PROBE BoardとG-780148 EM1 Boardとの接続部（G-780148 EM1 Board側）のピン番号を意味します。

表A-4. 78013X PROBE Board + NP-64GK/H64GK-TQ/64GC(-TQ)/H64GC-TQ/(H) 64GB-TQの  
ピン対応表(1/2)

エミュレーション・プローブ デバイス側	78013x PROBE Board CN1	G-780148 EM1 Board CN6
1	108	114
2	107	113
3	104	99
4	103	94
5	100	93
6	99	30
7	94	29
8	93	24
9	30	23
10	29	20
11	24	19
12	23	16
13	20	108
14	19	107
15	16	104
16	15	103
17	43	100
18	44	51
19	47	52
20	48	48
21	51	47
22	52	44
23	57	43
24	58	37
25	59	9
26	60	10
27	55	15
28	56	56
29	49	55
30	50	58
31	45	57
32	46	59

表A-4. 78013X PROBE Board + NP-64GK/H64GK-TQ/64GC(-TQ)/H64GC-TQ/(H) 64GB-TQの  
ピン対応表(2/2)

エミュレーション・プローブ デバイス側	78013x PROBE Board CN1	G-780148 EM1 Board CN6
33	14	60
34	13	41
35	18	42
36	17	35
37	22	8
38	21	7
39	28	14
40	27	13
41	92	98
42	91	97
43	98	102
44	97	101
45	102	83
46	101	77
47	106	78
48	105	73
49	77	74
50	78	69
51	73	70
52	74	63
53	69	64
54	70	61
55	63	62
56	64	65
57	61	66
58	62	71
59	65	72
60	66	75
61	71	76
62	72	79
63	75	80
64	76	85

備考.

1. エミュレーション・プローブ デバイス側とはターゲット・システム側先端のピン番号を意味します
2. 78013X PROBE Board CN1とは、78013X PROBE Boardとエミュレーション・プローブとの接続部（78013X PROBE Board側）のピン番号を意味します。
3. G-780148 EM1 Board CN6とは、78013X PROBE BoardとG-780148 EM1 Boardとの接続部（G-780148 EM1 Board側）のピン番号を意味します。

表A-5. 78014X PROBE Board + NP-80GC(-TQ)/H80GC-TQ/80GK/H80GK-TQのピン対応表(1/2)

エミュレーション・プローブ デバイス側	78014X PROBE Board CN1	IE-780148-NS-EM1 CN6
1	114	114
2	113	113
3	108	108
4	107	107
5	104	104
6	103	103
7	100	100
8	99	99
9	94	94
10	93	93
11	30	30
12	29	29
13	24	24
14	23	23
15	20	20
16	19	19
17	16	16
18	15	15
19	10	10
20	9	9
21	37	37
22	43	43
23	44	44
24	47	47
25	48	48
26	51	51
27	52	52
28	57	57
29	58	58
30	59	59
31	60	60
32	55	55
33	56	56
34	49	49
35	50	50
36	45	45
37	46	46
38	41	41
39	42	42
40	35	35

表A-5. 78014X PROBE Board + NP-80GC(-TQ)/H80GC-TQ/80GK/H80GK-TQのピン対応表(2/2)

エミュレーション・プローブ デバイス側	78014X PROBE Board CN1	IE-780148-NS-EM1 CN6
41	8	8
42	7	7
43	14	14
44	13	13
45	18	18
46	17	17
47	22	22
48	21	21
49	28	28
50	27	27
51	92	92
52	91	91
53	98	98
54	97	97
55	102	102
56	101	101
57	106	106
58	105	105
59	112	112
60	111	111
61	83	83
62	77	77
63	78	78
64	73	73
65	74	74
66	69	69
67	70	70
68	63	63
69	64	64
70	61	61
71	62	62
72	65	65
73	66	66
74	71	71
75	72	72
76	75	75
77	76	76
78	79	79
79	80	80
80	85	85

1. エミュレーション・プローブ デバイス側とはターゲット・システム側先端のピン番号を意味します。
2. 78014X PROBE Board CN1とは、78014X PROBE Boardとエミュレーション・プローブとの接続部（78014X PROBE Board側）のピン番号を意味します。
3. G-780148 EM1 Board CN6とは、78014X PROBE BoardとG-780148 EM1 Boardとの接続部（G-780148 EM1 Board 側）のピン番号を意味します。