

IN CIRCUIT EMULATOR

ND - K 4 0 3 P

ユーザーズマニュアル

MS - DOSTMは、米国マイクロソフト社の商標です。
PC DOSTMは、米国IBM社の商標です。

本製品は外国為替および外国貿易管理法の規定により戦略物資等（または役務）に該当する恐れがありますので、日本国外に輸出する場合には、同法に基づき日本国政府の許可が必要となります。

本資料の内容は、後日変更する場合があります。
文書による当社の承諾なしに本資料の転載複製を禁じます。
この製品を使用した事により、第三者の工業所有権等にかかわる問題が発生した場合、当社製品の構造製法に直接かかわるもの以外につきましては、当社はその責を負いませんのでご了承下さい。

はじめに

対象者 このマニュアルは、16ビット・シングルチップ・マイクロコンピュータμ PD784026シリーズ、μ PD784038シリーズを採用し、ND-K403Pによりシステム・デバッグを行うエンジニアを対象としています。

目的 このマニュアルは、ND-K403Pシリーズの持つ各種デバッグ機能を理解していただくことを目的とします。

用語について

このマニュアルの中で使用する用語について、その意味を下表に示します。

用語	意味
エミュレーション・デバイス	エミュレータ内で対象デバイスのエミュレーションを行っているデバイスの総称です。 エミュレーション CPU を含みます。
エミュレーション CPU	エミュレータ内で、ユーザが作成したプログラムを、実行している CPU 部分です。
対象デバイス	エミュレーションの対象となっているデバイスです。 (本チップ)
ターゲット・プログラム	デバッグの対象となるプログラムです。 (ユーザが作ったプログラム)
ターゲット・システム	デバッグの対象となるシステムです。 (ユーザの作ったシステム) ターゲット・プログラム、およびユーザの作成したハードウェアを含みます。 狭義にはハードウェアのみを指します。

凡例

- 注) : 本文中に付けた注の説明
- 【注意】 : 特に気をつけて読んでいただきたい内容
- 〔備考〕 : 本文の補足説明

目 次

第1章	概 説	1 - 1
1.1	システム構成	1 - 1
1.2	基本仕様	1 - 2
第2章	各部の名称	2 - 1
2.1	本体各部の名称	2 - 1
2.2	ボード名称	2 - 2
第3章	設 置	3 - 1
3.1	接 続	3 - 1
3.2	エミュレーションCPUの設定	3 - 3
3.3	クロックの設定	3 - 4
3.4	端子マスク機能設定	3 - 6
3.4.1	ウェイト (WAIT)、ホールド (HOLD) マスク機能	3 - 6
3.4.2	ウェイト/ホールド表示機能の設定	3 - 6
3.4.3	NMI 割り込みマスク機能	3 - 6
3.5	低電圧エミュレーションの設定	3 - 7
3.6	外部トリガ	3 - 7
3.7	オプション・ボード	3 - 8
第4章	対象デバイスとターゲット・インタフェース回路の相違	4 - 1
第5章	制限事項	5 - 1

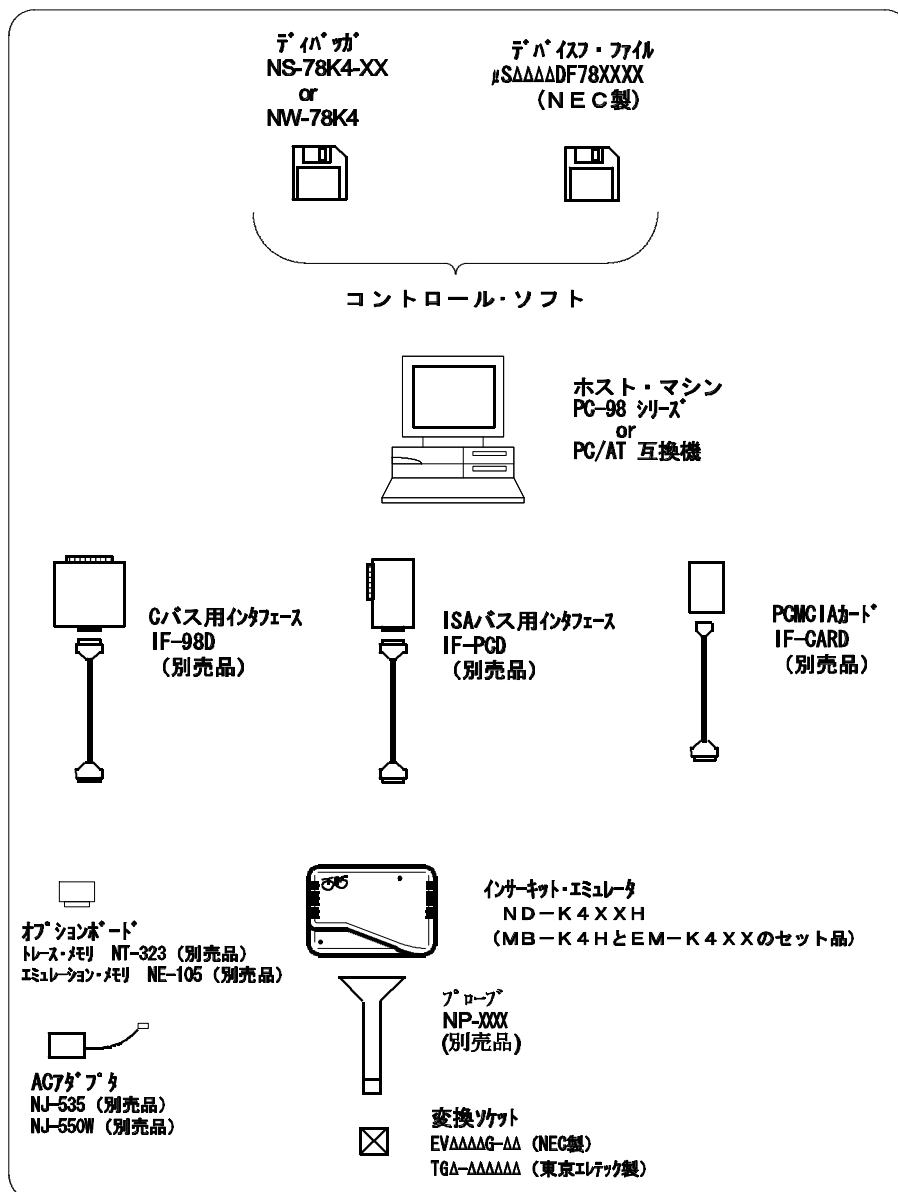
第1章 概説

ND-K403Pは、16ビット・シングルチップ・マイクロコンピュータ、 μ PD784026シリーズ、 μ PD784038シリーズを用いたハードウェア、またはソフトウェアを効率的にデバッグするための開発支援装置です。本章では、ND-K403Pのシステム構成および基本仕様について説明します。

1.1 システム構成

ND-K403Pのシステム構成は次のようになっています。

《ASM Ⅱ ND-K4Hシリーズ システム構成》



1.2 基本仕様

《機能一覧 (MAX仕様)》

項目	内容
スーパーバイザ	V40™ (動作周波数 9.8304[MHz])
対象デバイス	μ PD784038 シリーズ、μ PD784026 シリーズ
システムクロック	μ PD784026 シリーズ時: 12.5[MHz] μ PD784038 シリーズ時: 16.0[MHz]
クロック供給	外部: パルス入力 内部: μ PD784026 シリーズ時: 25[MHz] μ PD784038 シリーズ時: 32[MHz]
代替メモリ容量	192[KB] (拡張メモリ・ボード実装時: 1[MB])
マッピング単位	内部 ROM 8[KB] 内部 RAM 512[B] 周辺 RAM 256[B] 外部代替メモリ 64[KB] 空間以下 4[KB] 1[MB] 空間以下 64[KB] 1[MB] 空間以上 1[MB]
エミュレーション機能	リアルタイム実行 ブレーク実行 ステップ実行
リアルタイム 内部 RAM モニタ	内部 RAM 領域全て
イベント検出	プログラム実行検出 パス・イベント検出 外部トリガ検出 トリガ出力 (1本) オープンドレイン出力
イベント統合	パス条件 シーケンシャル条件 トレース・クオリファイ条件† 区間トレース開始、終了条件† (時間計測カウンタ開始、終了) トレース・ディレイ† (トリガ出力条件)
ブレーク要因	イベント・ブレーク マニュアル・ブレーク コマンド・ブレーク フェイル・セーフ・ブレーク

項 目	内 容
リアルタイム・トレース [†] トレース要因 トレース容量 トレース内容	全トレース 区間トレース クオリファイ・トレース 96[bit]×32[K] アドレス、データ、ステータス
実行時間測定	最大 14分33秒 分解能：203.45[ns] 測定区間実行回数 最大 65536[回]
ターゲット・インタフェース	ターゲットデバイス形状ごとにプローブを用意
コマンド	アセンブラ / 逆アセンブラ メモリ / レジスタ / SFR リセット シンボリック・デバッグ ロード / セーブ
端子マスク	RESET, HLDRQ, NMI, WAIT
ホスト・インタフェース	専用パラレル・インタフェース
低電圧対応	3[V] ~ 5[V]
ホストマシン	PC-98, IBM PCシリーズ
電源	DC 5[V]
外形寸法	W 235× D 195× H 54.5[mm]

† …… トレースメモリ実装時のみ有効

第2章 各部の名称

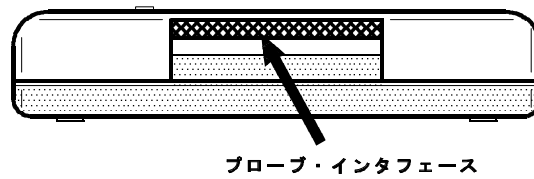
本章では、ND-K403P の本体各部の名称を紹介します。

梱包箱の中には ND-K403P 本体が入っています。万一、不足や破損等がありましたら、販売員までご連絡下さい。

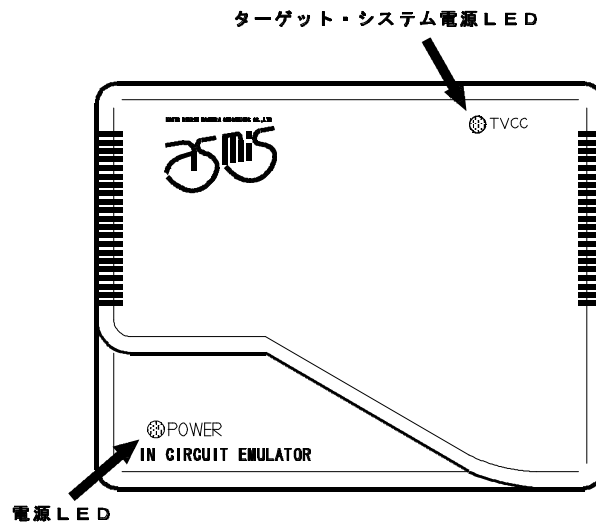
また、本体に添付の保証書は、それぞれの項目にご記入の上、必ずご返送下さい。

2.1 本体各部の名称

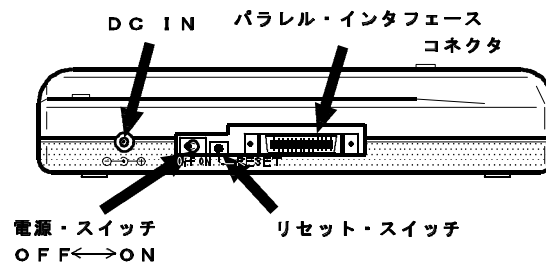
(1) プローブ面



(2) 上面



(3) パラレルインタフェース面

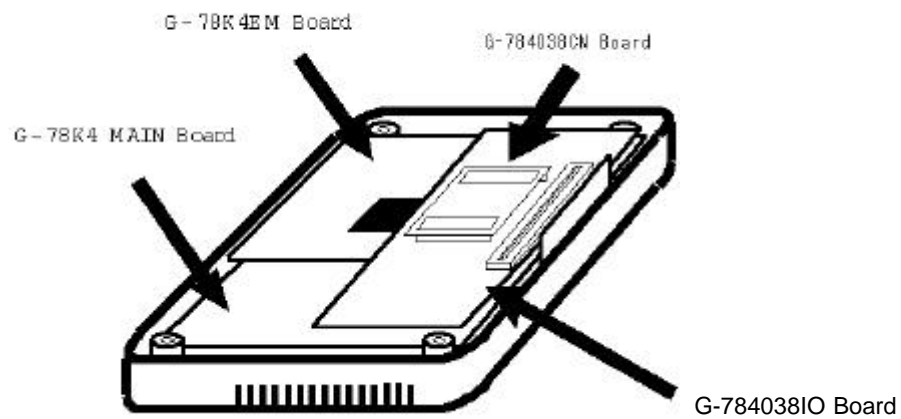


2.2 ボード名称

ND-K403P の中には次の 3 枚のボードが入っています。

- | | | | |
|-------|------------------------------|-------|-----|
| (a) | G-78K4 MAIN Board (MB-K4H) | | 1 枚 |
| (b) | G-78K4EM Board (MB-K4H) | | 1 枚 |
| (c) | G-784038IO Board (EM-K403) | | 1 枚 |
| (d) | G-784038CN Board | | 1 枚 |

本体裏面のネジ 4 箇所を外し、フタを開けて確認して下さい。



第3章 設置

本章では、ND-K403P をケーブル等と接続し、各モード設定を行う方法について解説します。

【注意】ターゲット・システムとの接続、取り外し、さらにスイッチ等の設定変更は、本体 ND-K403P およびターゲット・システムの電源を OFF にしてから行って下さい。

3.1 接続

エミュレーション・プローブや AC アダプタ、パラレル・ケーブルを ND-K403P 本体に接続します。

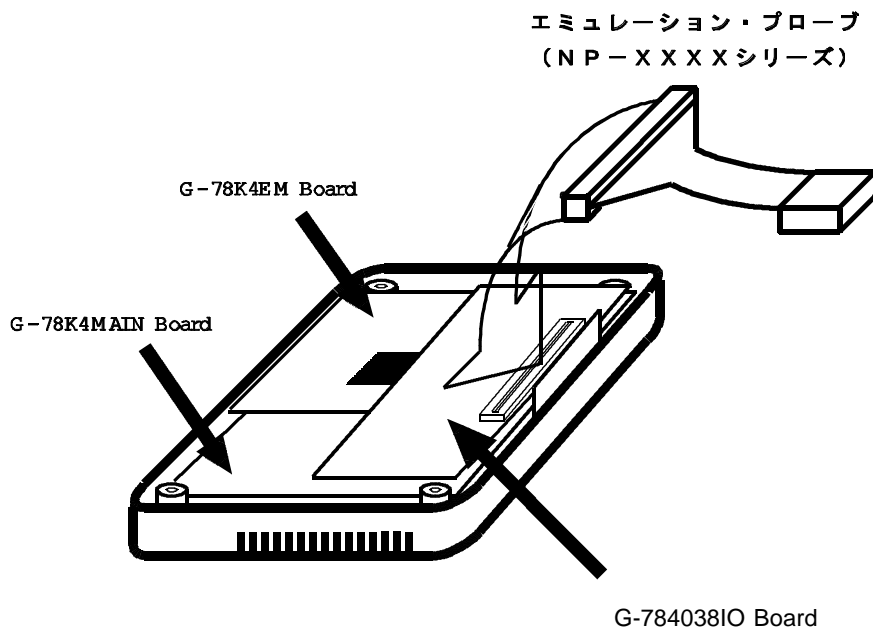
(1) エミュレーション・プローブの接続方法

ND-K403P 本体の上部を開き、G-784038IO・ボードのプローブ用コネクタ (CN1) に、エミュレーション・プローブを差し込みます。

ND-K403P 上部を元に戻し、ネジでしっかり止めます。

【注意】接続方法を間違えますと、ND-K403P 本体が破壊されることがあります。なお、接続の詳細については、各エミュレーション・プローブのユーザーズ・マニュアルを参照して下さい。

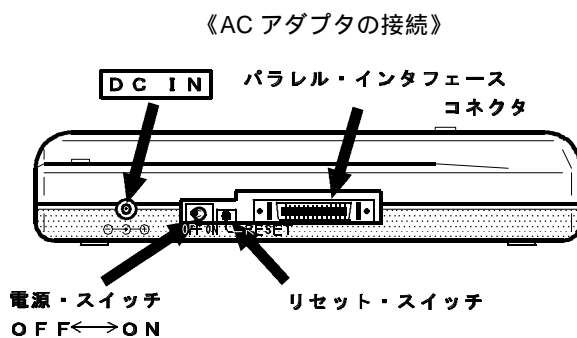
《エミュレーション・プローブの接続》



(2) 電源の接続方法

専用 AC アダプタからの供給

ND-K403P の パラレル・インタフェース面の "DC IN" に AC アダプタを差し込んで下さい。



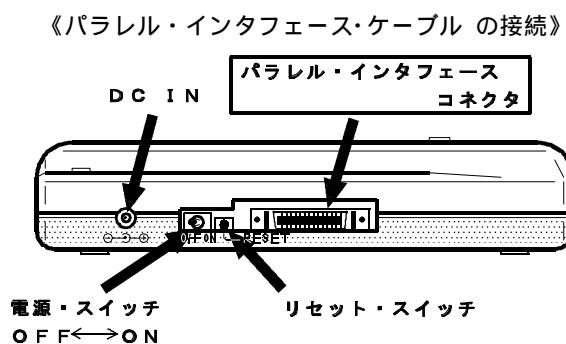
専用 AC アダプタ以外からの供給

外径 5.5mm、内径 2.1mm のプラグに、極性は外側 +、内側 - とし、DC 5V ±5%、3A 以上の電源と接続して使用して下さい。

注) 接続、印加電圧を間違えますと本機は破壊されます。

(3) パラレル・インタフェース・ケーブルの接続方法

ND-K403P 本体の パラレル・インタフェース・コネクタに差し込みます。

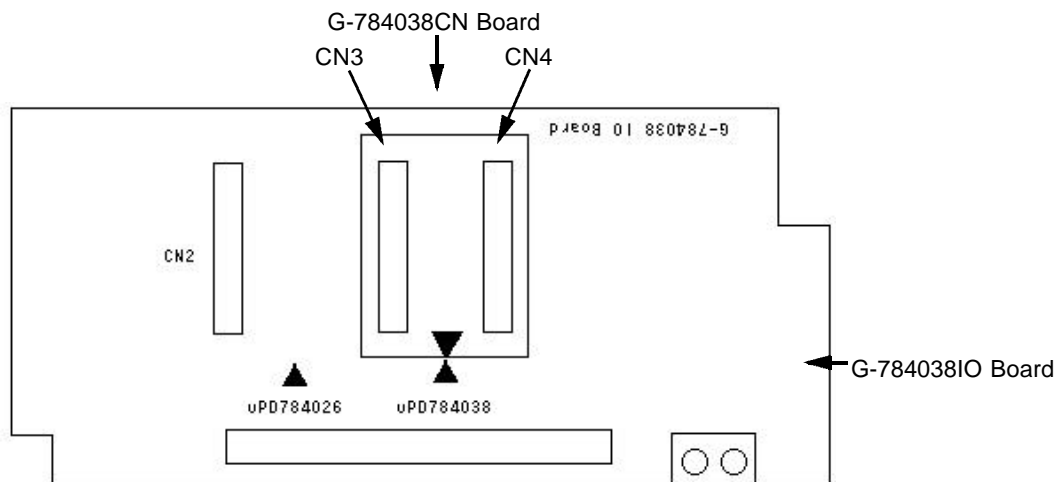


3.2 エミュレーションCPUの設定

ND-K403PIはμ PD784026 シリーズとμ PD784038 シリーズ両方のCPUをエミュレーションする事ができます。初期設定はμ PD784026 シリーズがエミュレーションできるようになっています。

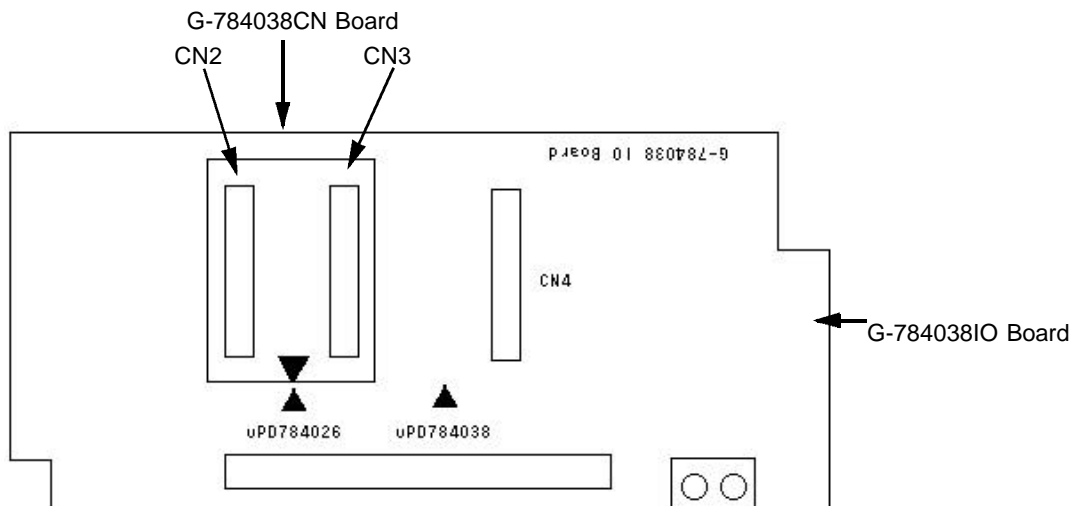
(1) μ PD784038 シリーズをエミュレーションする場合

G-784038CN Board を以下のように G-784038IO Board のCN3 とCN4 に実装します。



(2) μ PD784026 シリーズをエミュレーションする場合

G-784038CN Board を以下のように G-784038IO Board のCN2 とCN3 に実装します。



3.3 クロックの設定

(1) ユーザークロックの設定

水晶発振器が 784038 ボード(G-784038 IO Board)の X1,X2 のソケットに実装されています。X1 は μ PD784026 をエミュレーションするときに使用します。X2 は μ PD784038 をエミュレーションするときに使用します。

出荷時には、ND-K403P は X1 に 25MHz が、X2 に 32MHz が実装されています。

メインクロックの周波数を変更するには、3 種類の方法があります。

X1 又は、X2 ソケットの水晶発振器を交換する

X1 又は、X2 ソケットに発振回路を組む

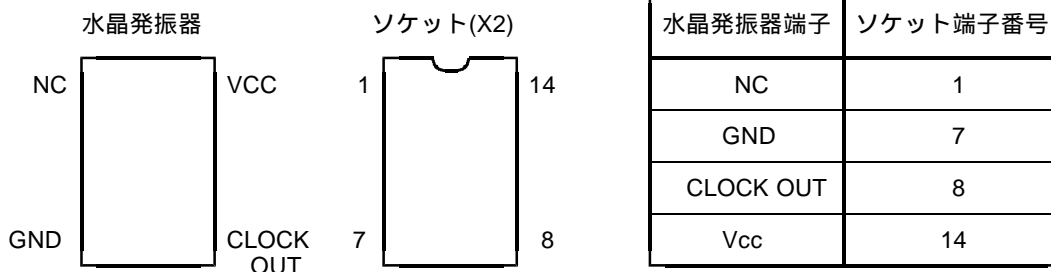
ターゲットクロックを使用する (X1 端子)

コントロールソフトのコマンドでソケットのクロックとターゲットのクロックを切り替えることができます。詳しくは各コントロールソフトのマニュアルを参照してください。

注) メインクロックが正常に供給されていないと、ASMIS がハングアップしますので、ご注意ください。また、ターゲットからのクロックは、矩形波を入力して下さい。ただし、ターゲットの X2 端子にクロックを供給する必要はありません。低電圧動作時には、メインクロックは最大周波数の $1/2$ 以下の周波数を供給して下さい。

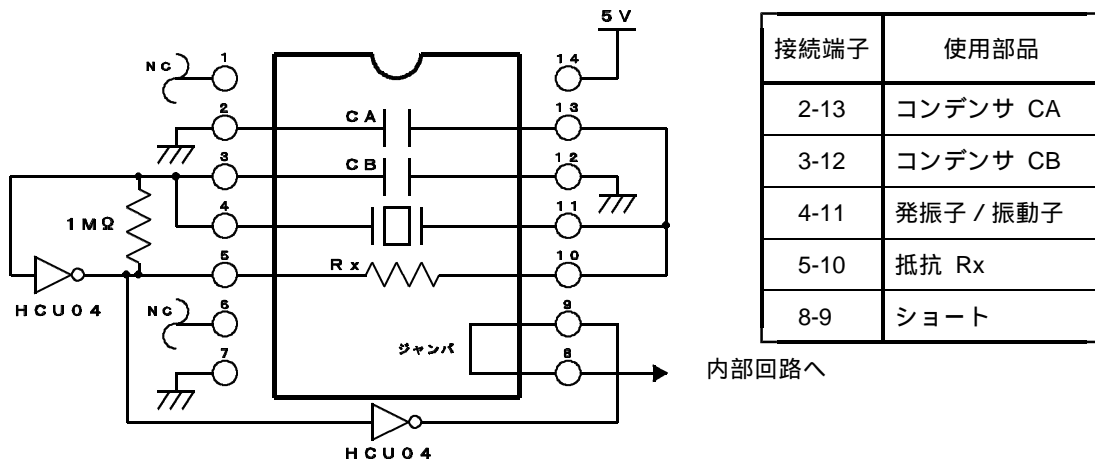
(2) 水晶発振器を用いる場合

クロックに水晶発振器を用いる場合、ピン端子が以下のようにになっている水晶発振器を図のようにソケット実装して下さい。



(3) クロックにセラミック発振子 / 水晶振動子を用いる場合

以下のような回路構成になっているので、IC ソケット上に必要な周波数の発振子 / 振動子、抵抗、コンデンサを実装して下さい。



3.4 端子マスク機能の設定

3.4.1 ウェイト (WAIT)、ホールド (HOLD) マスク機能

ND-K403P では、 μ PD784026, μ PD784038 シリーズのポート 66 端子の兼用機能ウェイト (WAIT)、ホールド (HOLD) をディップスイッチ (SW1) の設定によりマスクすることができます。

状 態	ディップスイッチ設定		
	2 (WAITMSK)	3 (HOLDMSK)	4 (P660N)
マスク無し【初期設定】	OFF	OFF	ON
ホールドマスク状態	OFF	ON	OFF
ウェイトマスク状態	ON	OFF	OFF

注) ディップスイッチを上記以外の設定にしないで下さい。

3.4.2 ウェイト/ホールド表示機能の設定

ND-K403P では、ウェイト中、ホールド中を LED 点灯により表示させることができます。ウェイト表示、ホールド中の表示は、どちらかの選択でディップスイッチ (SW1) の設定により行います。

状 態	ディップスイッチ設定	
	5 (HOLDLED)	6 (*WAITLED)
ウェイト(WAIT)中表示【初期設定】	ON	OFF
ホールド(HOLD)中表示	OFF	ON

注) ポート 66 をポートとして使用する場合は、ディップスイッチは共に OFF 状態にして下さい。LED が点灯することがあります。

3.4.3 NMI 割り込みマスク機能

ND-K403P では、ポート 20 の兼用機能である NMI 割り込みをディップスイッチ (SW1) によりマスクすることができます。

状 態	ディップスイッチ設定
	1 (NMIMSK)
NMI マスク無し【初期状態】	ON
NMI マスク状態	OFF

注) ポート 20 と NMI 割り込みは兼用端子であるため、NMI マスク状態では、ポートとしての動作は不可能です。

3.5 低電圧エミュレーションの設定

ND-K403P は低電圧エミュレーション可能です。

ターゲットが低電圧動作の場合、784038IO ボード(G-784038IO Board)の TP1 ターミナルピンにターゲットと同じ電源の電圧を供給して下さい。(5V のときは特に必要ありません。)ターゲット電圧は 3V ~ 5V に設定して下さい。

・ TP1 の最大消費電流		
5V	300mA	
↓	↓	
3V	150mA	

3.6 外部トリガ

外部トリガは、G-784038IO Board 上の EXTOUT 端子、EXTIN 端子にそれぞれ接続して下さい。また、使用方法については、ディバッガ(NW-78K4,NS-78K4)のマニュアルを参考にしてください。

(1) EXTOUT

G-784038IO Board 上の EXTOUT 端子より、ブレークイベント発生時に、1 CPU 動作クロック間、ハイレベルを出力します。

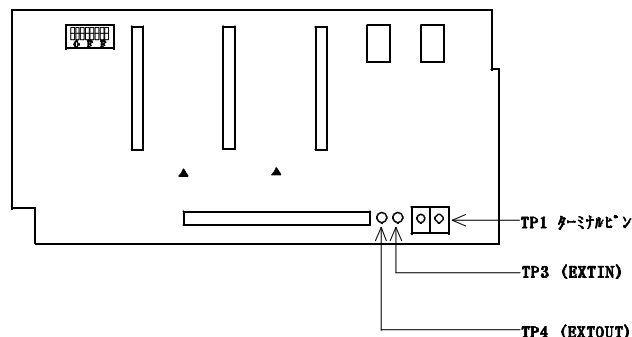
注) オープン・ドレイン出力のため、ターゲットシステム上でプルアップ抵抗を接続して下さい。

(2) EXTIN

G-784038IO Board 上の EXTIN 端子より、イベント信号を入力することができます。
3 CPU 動作クロック以上ハイレベルのパルス信号を使用して下さい。

注) 電気的特性

	MIN[V]	MAX[V]
ハイレベル入力電圧	ターゲット電圧 × 0.7	ターゲット電圧
ローレベル入力電圧	0	ターゲット電圧 × 0.3



《G-784038 IO Board》

3.7 オプション・ボード

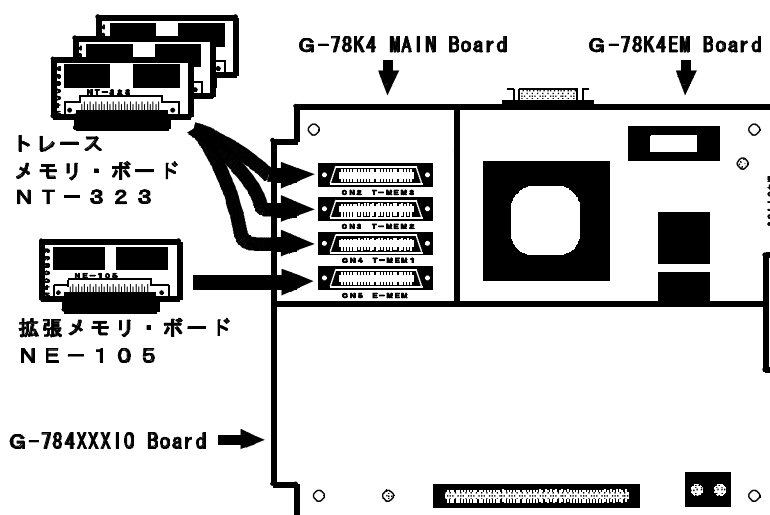
トレース・ボード (NT-323) の実装

別売品のトレース・ボード (NT-323) を実装することで、トレース表示ができるようになります。NT-323 にはトレース・メモリ・ボードが 3 枚梱包されていますので、以下のように、G-78K4 MAIN Board の T-MEM1,2,3 コネクタにそれぞれ実装して下さい。

拡張メモリ・ボード (NE-105) の実装

別売品の拡張メモリ・ボード (NE-105) を実装することで、エミュレーション・メモリ容量を 1 MByte にすることができます。NE-105 に梱包されているエミュレーション・メモリ・ボードを以下のように G-78K4 MAIN Board の E-MEM コネクタに実装して下さい。

《オプション・ボードの実装方法》



注) トレース・メモリ・ボードを実装する場合は 3 枚とも実装して下さい。

第4章 対象デバイスと ターゲット・インタフェース回路の相違

本章では、対象デバイス(μ PD784038, μ PD784038)の信号線とND-K403Pターゲット・インタフェース回路の信号線との相違について説明します。

対象デバイスはCMOS回路ですが、ND-K403Pのターゲット・インタフェース回路は、エミュレーションCPU、CMOS-IC等によるエミュレーション回路で構成されています。

とターゲット・システムを接続してデバッグした場合、ターゲット・システム上であたかも実際の対象デバイスが動作しているように、ND-K403Pがエミュレートします。しかし、実際にはND-K403Pがエミュレートしているので、細かい違いが生じます。

- (1) エミュレーションCPUから直接入出力される信号
- (2) ターゲット・システムからゲートを通して入力される信号
- (3) その他の信号

上記の(1)から(3)の信号について、ND-K403Pの回路を示します。

- (1) エミュレーションCPUから直接入出力される信号(エミュレーション回路の等価回路1,2)

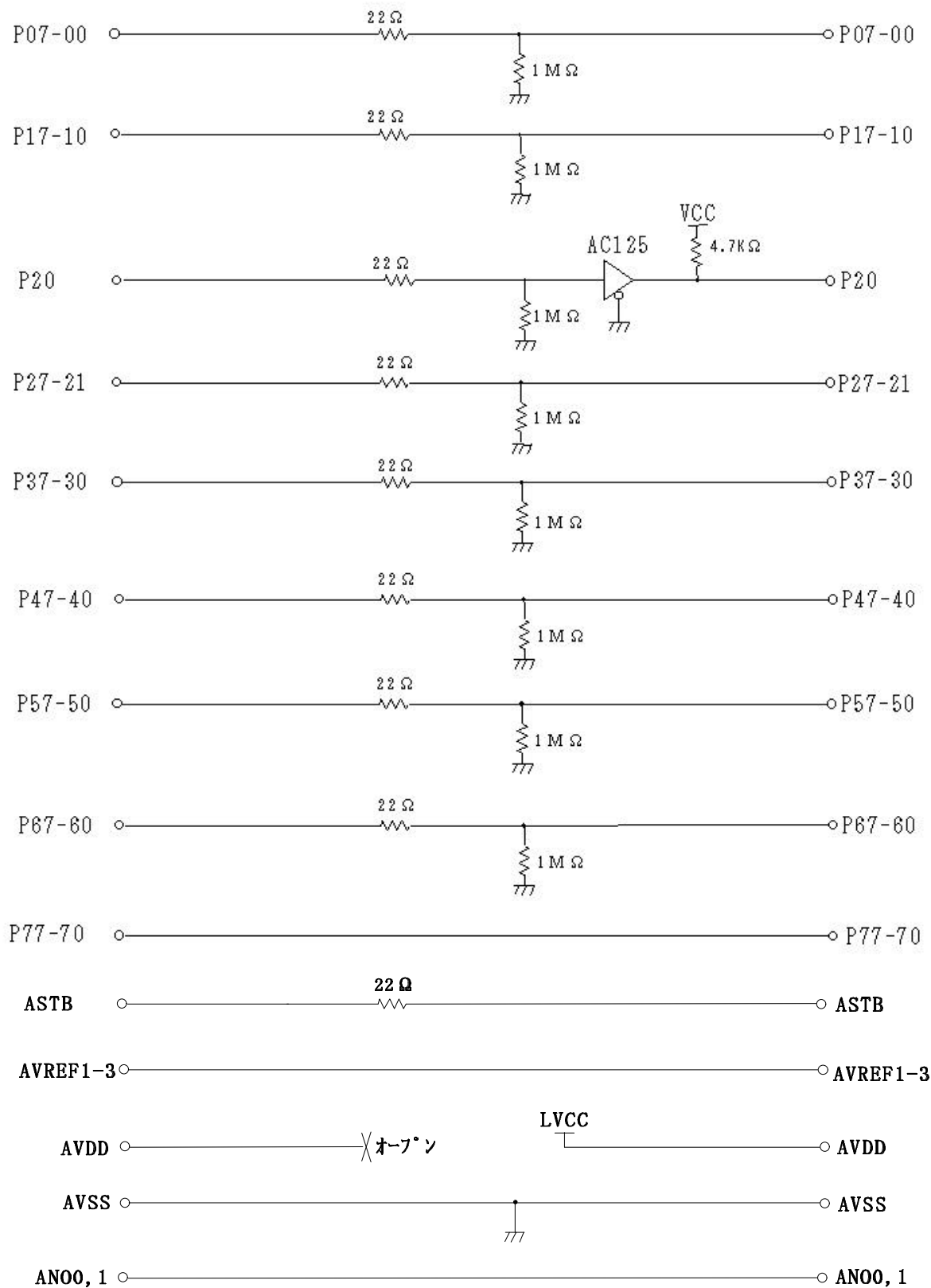
次の信号は μ PD784026, μ PD784038シリーズと同じ動作をします。ただし、ポート7(A/Dコンバータ兼用端子)を除いた各ポート関係の信号には、1M Ω のプルダウン抵抗と22 Ω の抵抗が直列に挿入されています。

- ポート0 関係の信号
- ポート4 関係の信号
- ポート5 関係の信号
- ポート6 関係の信号
- ポート1 関係の信号
- ポート2 関係の信号
- ポート3 関係の信号
- ポート7 (A/Dコンバータ入力)関係の信号
- ASTB 信号
- A/Dコンバータ関係の信号
 - ・AVREF1~3
 - ・AVDD
 - ・AVSS
- ・ターゲット・システム上のAVDD端子は、ND-K403P内への接続はされていません。エミュレーションCPUのAVDD端子へはND-K403P内の電源、またはTP1に供給される電源を供給しています。
- D/Aコンバータ関係の信号
 - ・ANO0
 - ・ANO1

《エミュレーション回路の等価回路1》

プローブ側

ND-K403P側



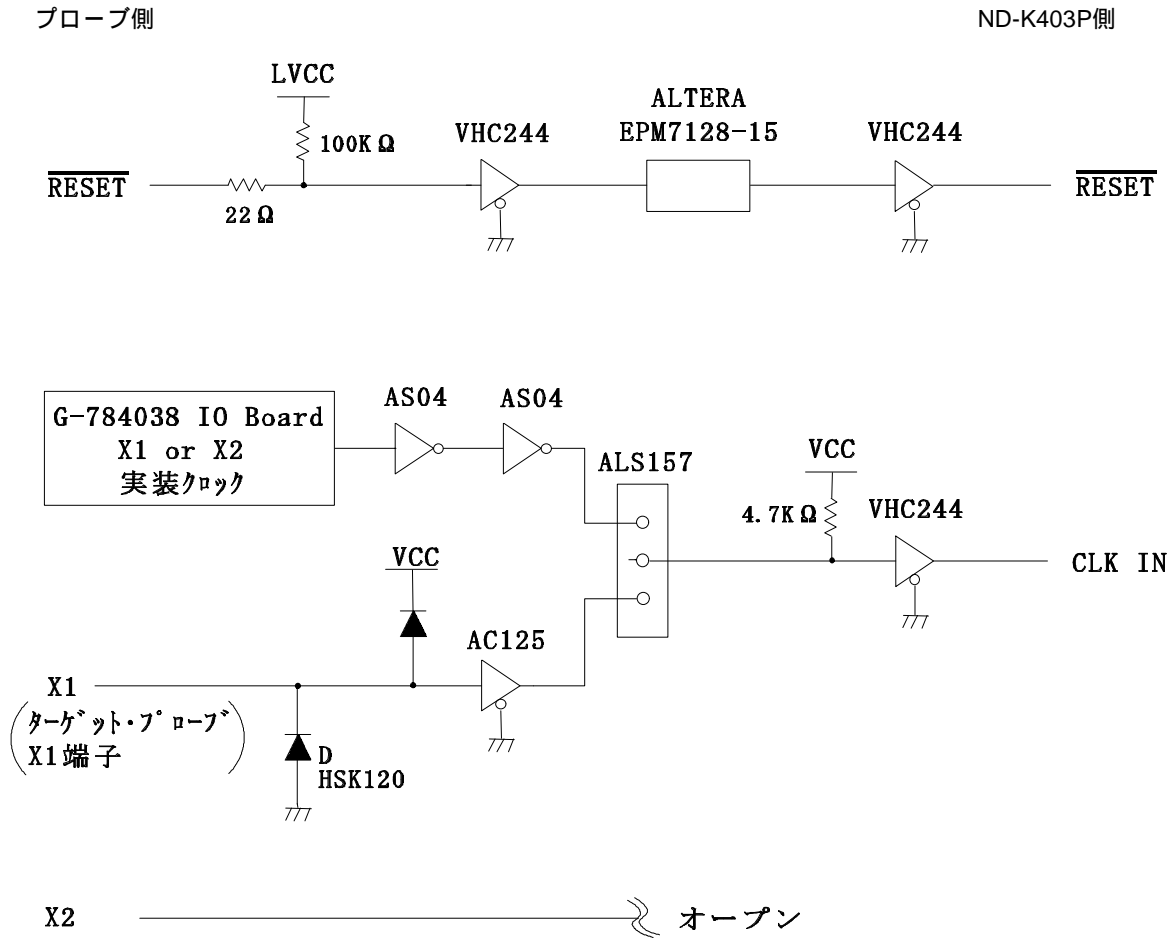
(2) ターゲットシステムからゲートを通して入力される信号 (エミュレーション回路の等価回路2)

次の信号は、ゲートを通して入力されるため、 μ PD784026, μ PD784038シリーズより信号が遅れます。そのため、AC特性、DC特性も異なります。 μ PD784026, μ PD784038シリーズよりタイミング設計を厳しくする必要があります。

RESET信号
 クロック入力関係の信号

ターゲット・システムからの入力信号のうちRESET信号、クロック入力関係の信号は、ロジックICを通してエバチップに入力されます。従って μ PD784026, μ PD784038シリーズとはDC特性が異なります。また、ゲートを通すことにより信号が遅れますのでAC特性も異なります。

《エミュレーション回路の等価回路2》



(3) その他の信号

V_{DD} 端子

エミュレーションCPUの電源は、5V動作時は本システム内の電源、低電圧動作時は低電圧供給端子(TP1)から供給しています。ターゲット・システムのV_{DD}端子は本システムではターゲット・システムの電源が入っていることをモニタするLED(TVCC)のコントロールのみに使用しています。

V_{SS} 端子

V_{SS} 端子は本システム内でGNDに接続されています。

TEST 端子

本システムでは使用していません。

第5章 制限事項

5.1 トレース・イベント検出について

不具合現象：エミュレーションCPU（ μ PD784038）が16MHz以上で動作をしているときに以下のトレース・イベント検出が正常に動作しないことがあります。
（：X1端子に32MHz以上を供給し、STBCレジスタに00hをセットした状態）

ベクタ・リード
マクロ・サービス・リード
マクロ・サービス・ライト