

IN - CIRCUIT EMULATOR
プローブ変換ボード
NP - K003H -52
ユーザーズ・マニュアル

PC/ATは、米国 I B M社の商標です。

Windowsは、米国Microsoft Corporationの米国及びその他の国における登録商標です。

本資料の内容は予告無く変更することがありますので、最新のものであることをご確認の上ご使用してください

文書による当社の承諾なしに本資料の転載複製を禁じます。

本資料に記載された製品の使用もしくは本資料に記載の情報の仕様に際して、当社は当社もしくは第三者の知的財産権その他の権利に対する保証または実施権の許諾を行うものではありません。上記使用に起因する第三者所有権の権利にかかわる問題が発生した場合、当社はその責を負うものではありませんのでご了承ください。

本資料に記載された回路、ソフトウェア、及びこれらに付随する情報は、半導体製品の動作例、応用例を説明するためのものです。従って、これらの回路・ソフトウェア・情報をお客様の機器に使用される場合には、お客様の責任において機器設計をしてください。これらの使用に起因するお客様もしくは第三者の損害に対して、当社は一切その責を負いません。

目 次

第1章	概 説	1
1.1	動作環境	1
1.2	対象デバイス	2
第2章	接 続	3
第3章	接続するインサートキット・エミュレータと対象デバイスとの相違	5
第4章	対象デバイスとターゲット・インタフェース回路の相違	6
付 録	エミュレーション・プローブのピン対応表	9

第 1 章 概 説

本章では、NP-K003H-52の概要について説明します。

1.1 動作環境

NP-K003H-52はインサーキット・エミュレータND-K003H（別売品）（注1）又はIE-780034-NS-EM1（NEC製）+IE-78K0-NS（NEC製）（注2）と接続することにより、8ビット・シングルチップ・マイクロコンピュータμPD78002X、μPD78003Xシリーズを用いたハードウェア又はソフトウェアを効率的にデバックするための開発支援装置となります。

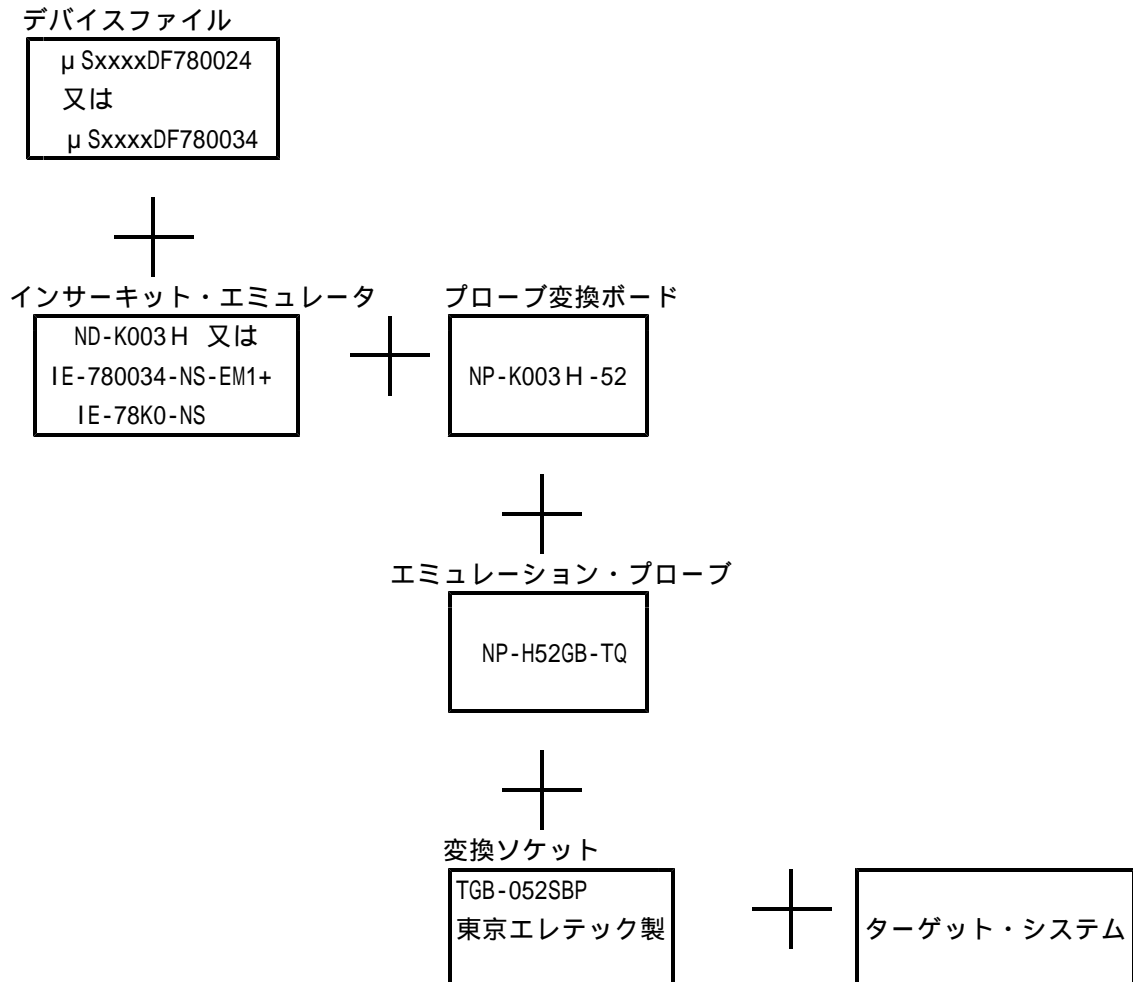
エミュレーション・プローブ NP-H52GB-TQ（別売品）と変換ソケット TGB-052SBP（東京エレテック製・別売品）を介してターゲット・システムと接続することが出来ます。

注1．EM-K003HとNDシリーズメインボードを組み合わせた装置と同様

注2．IE-780034-NS-EM1とIE-78K0-NSを組み合わせた装置

図 1 - 1 動作環境

インサーキット・エミュレータとターゲット・システムとの接続



1.2 対象デバイス

NP-K003H-52の対象デバイスは、NEC 8ビット・シングルチップ・マイクロコンピュータ、
μ PD780024AS、μ PD780023AS、μ PD780022AS、μ PD780021AS、μ PD78F0034AS、μ PD780034AS、
μ PD780033AS、μ PD780032AS、μ PD780031AS、μ PD78F0034BS です。

第2章 接 続

本章では、NP-K003H-52の接続方法，電源投入，切断の順序について説明します。

接続手順の概要は次のとおりです。

- 注 意
1. 接続の際には、ピンの逆差しに注意してください。誤って接続すると、インサーキットエミュレータが破壊される場合があります。
 2. 接続の際には、全ての電源を切ってください。また電源の投入、切断の順序は必ず守ってください。順序を間違えますと破損される場合があります。

(1) インサーキット・エミュレータとの接続

インサーキット・エミュレータの電源を切る。

NP-K003H-52を、使用するインサーキット・エミュレータにより次のように接続する。

・ND-K003H使用時 (図2 - 1 参照)

インサーキット・エミュレータ本体下部のネジ (4箇所) を外して、本体上部を外す。
NP-K003H-52の2箇所の穴ヘスペーサ (添付品) をそれぞれネジ (添付品) で止める。
G-780034 EM1 Board のC N5 (64CW) へ NP-K003H-52のC N1 (64CW) を接続する。
インサーキット・エミュレータ本体上部を元に戻し本体下面のネジ (4カ所) を留める。

注意! NP-K003H-52をG-780034 EM1 Boardと接続する際、G-780034 EM1 Boardが歪むことがあるので、以下のように接続して下さい。

・指でG-780034EM1 Boardの半田面を支えながら、接続する。

又は

・G-780034 EM1 BoardをG-780009 Boardから取り外して、G-780034 EM1 BoardのC N5 (64CW) にNP-K003H-52のC N1 (64CW) を接続し、最後にG-780034 EM1 Board をG-780009 Boardに接続する。

・IE-780034-NS-EM1+IE-78K0S-NS使用時 (図2 - 2 参照)

インサーキット・エミュレータ本体側部のネジ (4箇所) を外して、本体上部を外す。
NP-K003H-52の2箇所の穴ヘスペーサ (添付品) をそれぞれネジ (添付品) で止める。
G-780034 EM1 Board のC N5 (64CW) へNP-K003H-52のC N1 (64CW) を接続する。
インサーキット・エミュレータ本体上部を元に戻し本体側部のネジ (4カ所) を留める。

(2) エミュレーション・プローブとの接続

ターゲット・システムの電源を切る。

エミュレーション・プローブNP-52GB-TQをC N2へ接続する。

(お願い)

NP-52GB-TQ (別売品)、TGB-052SBP (東京エレクトック製・別売品) の使用方法は各製品に添付されているマニュアルをご覧ください。

図 2 - 1 . ND-K003H 使用時の接続図

NP-K003H-52 の CN1 を EM1 ボードの CN5 に接続

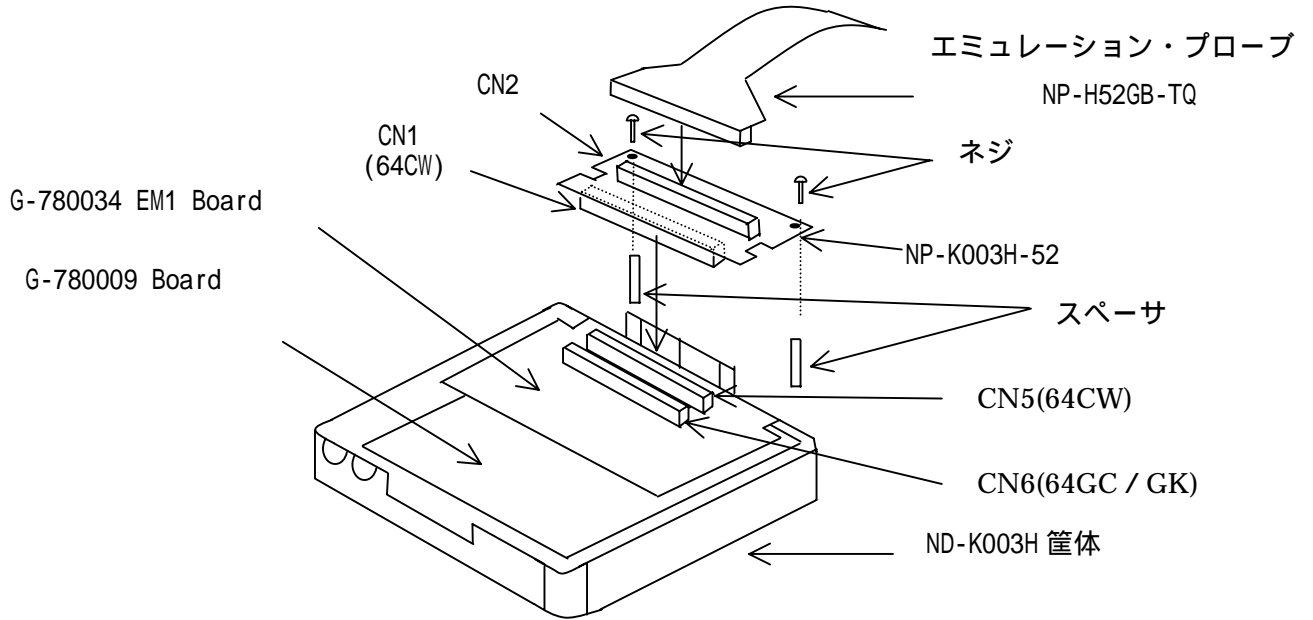
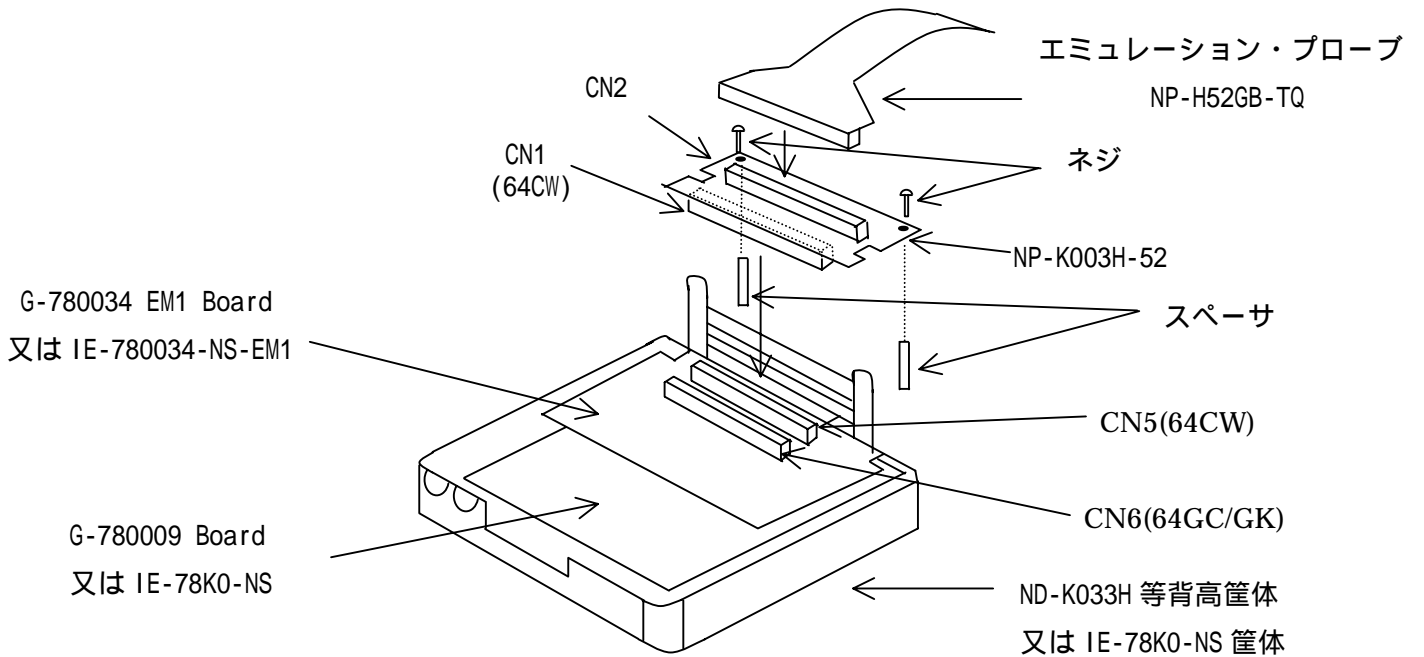


図 2 - 2 . ND-K033H 等背高筐体 又は IE-78K0-NS 使用時の接続図

NP-K003H-52 の CN1 を EM1 ボードの CN5 に接続



第3章 接続するインサーキット・エミュレータと対象デバイスの相違

本章では、NP-K003H-52に接続するインサーキット・エミュレータと対象デバイス（ μ PD78002X、 μ PD78003Xシリーズ）の相違について説明します。

NP-K003H-52の動作環境でのデバックは、接続するインサーキット・エミュレータのユーザース・マニュアルを参照して下さい。

但し、以下の相違があります。

- ・ インサーキット・エミュレータとターゲット・システムとの接続が図1-1．動作環境に示すように異なります。

第4章 対象デバイスと ターゲット・インタフェース回路の相違

本章では、対象デバイス（ μ PD780024AS、 μ PD780023AS、 μ PD780022AS、 μ PD780021AS、 μ PD78F0034AS、 μ PD780034AS、 μ PD780033AS、 μ PD780032AS、 μ PD780031AS、 μ PD78F0034BS）の信号線と本システム（NP-K0 03H-52とインサーキット・エミュレータ接続時のシステム）のターゲット・インタフェース回路の信号線との相違について説明します。

対象デバイスは CMOS 回路ですが、本システム のターゲット・インタフェース回路は、エミュレーション CPU、CMOS-IC 等によるエミュレーション回路で構成されています。

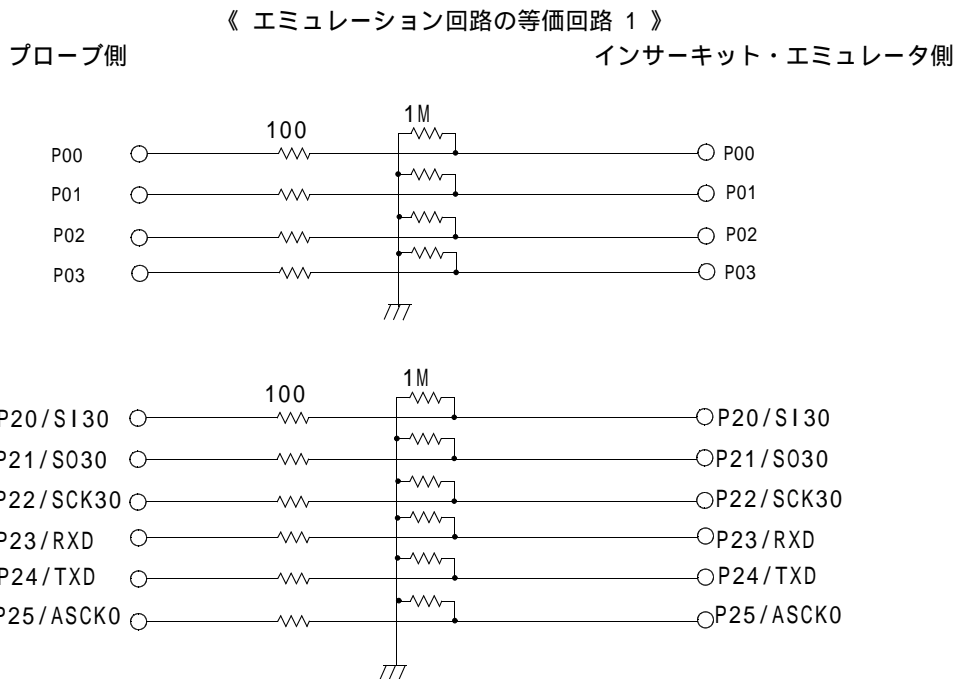
本システムとターゲット・システムを接続してデバックした場合、ターゲット・システム上であたかも実際の対象デバイスが動作しているように 本システムがエミュレートします。しかし、実際には 本システムがエミュレートしているので細かい違いが生じます。

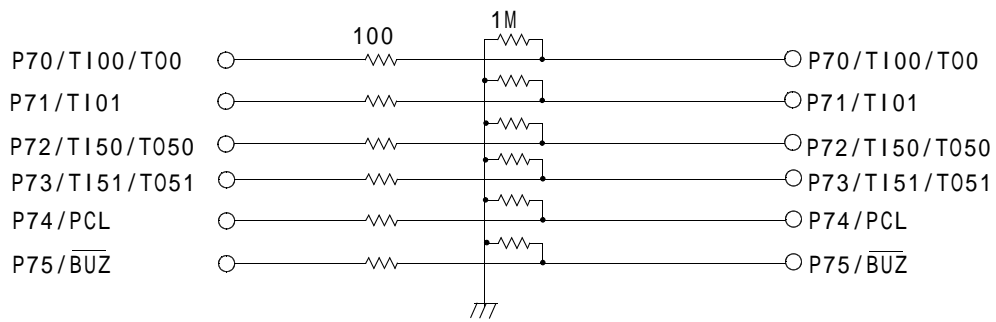
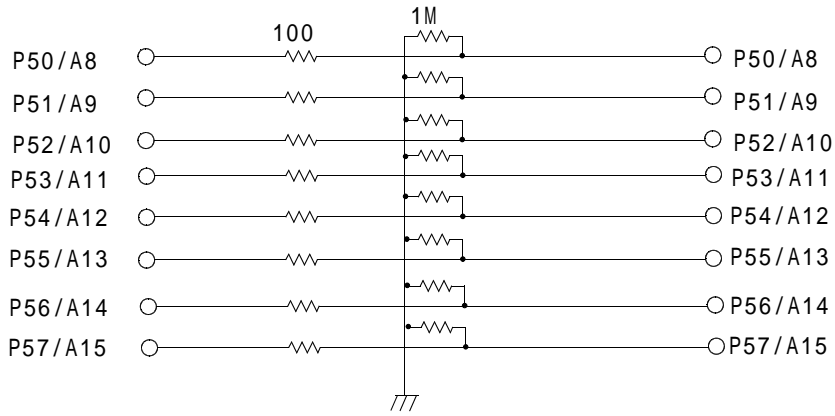
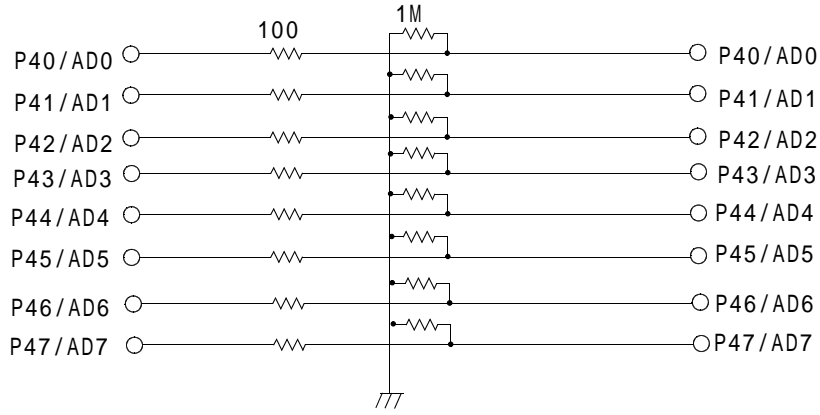
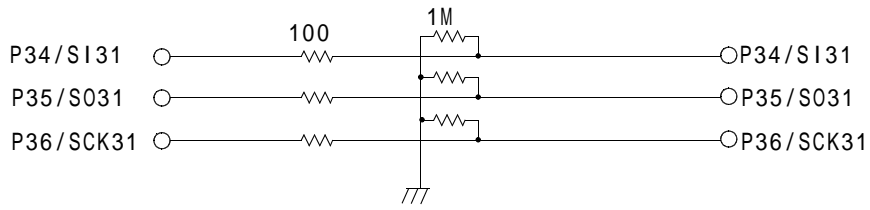
- (1) エバチップ、周辺エバチップから直接入出力される信号
- (2) ターゲット・システムからゲートを通して入力される信号
- (3) その他の信号

上記の (1) から (3) の信号について 本システムの回路を以下に示します。

- (1) エバチップ、周辺エバチップから直接入出力される信号（エミュレーション回路の等価回路 1）

次の信号は μ PD780024AS、 μ PD780023AS、 μ PD780022AS、 μ PD780021AS、 μ PD78F0034AS、 μ PD780034AS、 μ PD780033AS、 μ PD780032AS、 μ PD780031AS、 μ PD78F0034BSと同じ動作をします。ただし、ポート関係の信号には、1M のプルダウン抵抗と 100 の抵抗が直列に挿入されています。





(2) ターゲットシステムからゲートを通して入力される信号 (エミュレーション回路の等価回路 2)

次の信号は、ゲートを通して入力されるため、 μ PD780024AS、 μ PD780023AS、 μ PD780022AS、 μ PD780021AS、 μ PD78F0034AS、 μ PD780034AS、 μ PD780033AS、 μ PD780032AS、 μ PD780031AS より信号が遅れます。そのため、AC特性、DC 特性も異なります。 μ PD780024AS、 μ PD780023AS、 μ PD780022AS、 μ PD780021AS、 μ PD78F0034AS、 μ PD780034AS、 μ PD780033AS、 μ PD780032AS、 μ PD780031AS、 μ PD78F0034BS よりタイミング設計を厳しくする必要があります。

RESET 信号

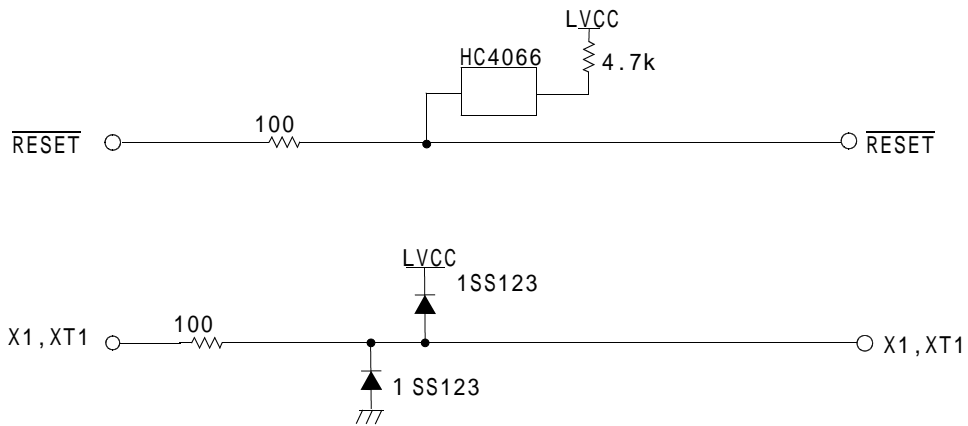
クロック入力関係の信号

ターゲット・システムからの入力信号のうち $\overline{\text{RESET}}$ 信号、クロック入力関係の信号は、ロジック IC を通してエバチップに入力されます。従って、 μ PD780024AS、 μ PD780023AS、 μ PD780022AS、 μ PD780021AS、 μ PD78F0034AS、 μ PD780034AS、 μ PD780033AS、 μ PD780032AS、 μ PD780031AS、 μ PD78F0034BS とは DC 特性が異なります。また、ゲートを通すことにより信号が遅れますので AC 特性も異なります。

《 エミュレーション回路の等価回路 2 》

プローブ側

インサーキット・エミュレータ側



(3) その他の信号 (エミュレーション回路の等価回路 3)

VDD0, VDD1 端子

エミュレーション CPU の電源は、5V 動作時は インサーキット・エミュレータ内の電源、低電圧動作時は低電圧供給端子 (TP1) から供給しています。

Vss 端子

Vss 端子はインサーキット・エミュレータ内で GND に接続されています。

Vpp/Test 端子

本システムでは使用していません。

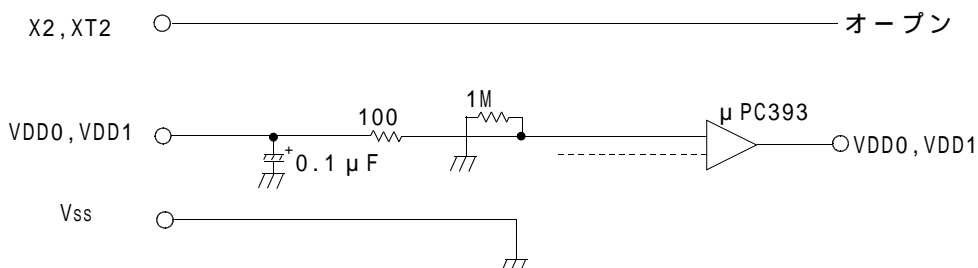
X2 XT2端子

本システムでは使用していません。

《 エミュレーション回路の等価回路 3 》

プローブ側

インサーキット・エミュレータ側



付 録 エミュレーション・プローブのピン対応表

表A - 1 NP-K003H及びNP-H52GB-TQのピン対応表

NP-H52GB-TQ CN1 ピン番号	NP-K003H-52 CN2 ピン番号	NP-K003H-52 CN1 (インサーキット エミュレータ側) ピン番号	NP-H52GB-TQ CN1 ピン番号	NP-K003H-52 CN2 ピン番号	NP-K003H-52 CN1 (インサーキット エミュレータ側) ピン番号
1	118	44	27	4	74
2	114	47	28	8	69
3	108	48	29	14	70
4	104	51	30	18	63
5	100	52	31	22	64
6	94	57	32	28	61
7	30	58	33	92	62
8	29	59	34	91	GND
9	24	GND	35	98	66
10	20	55	36	102	71
11	16	46	37	106	72
12	10	14	38	112	75
13	6	13	39	116	76
14	33	18	40	87	108
15	37	17	41	83	107
16	43	22	42	77	104
17	47	21	43	73	103
18	51	28	44	69	100
19	57	27	45	63	29
20	59	92	46	61	24
21	55	91	47	65	23
22	49	106	48	71	20
23	45	105	49	75	19
24	41	77	50	79	16
25	35	78	51	85	15
26	31	73	52	89	43

- 備考
- 1 . NP-K003H-52は(株)内藤電誠町田製作所の製品です。
 - 2 . NP-H52GB-TQ CN1 ピン番号とは、NP-H52GB-TQのターゲットシステム側先端のピン番号を意味します。
 - 3 . NP-K003H-52 CN2 ピン番号とは、NP-H52GB-TQと接続する側のNP-K003H-52 Hのコネクタのピン番号を意味します。
 - 4 . NP-K003H-52 CN1 (インサーキットエミュレータ側)ピン番号とはG-780034-EM1 BoardのCN5と接続する側のNP-K003H-52のコネクタピン番号を意味します。