

EMULATION BOARD  
EM - K 9 1 7  
ユーザーズ・マニュアル

記載されている会社名、製品名は各社の登録商標または商標です。

本製品は外国為替および外国貿易管理法の規定により戦略物資等（または役務）に該当する恐れがありますので、日本国外に輸出する場合には、同法に基づき日本国政府の許可が必要となります。

本資料の内容は、後日変更する場合があります。  
文書による当社の承諾なしに本資料の転載複製を禁じます。  
この製品を使用した事により、第三者の工業所有権等にかかわる問題が発生した場合、当社製品の構造製法に直接かかわるもの以外につきましては、当社はその責を負いませんのでご了承下さい。

# はじめに

**対象者** このマニュアルは、MB-K9 に EM-K917 を組み合わせてシステム・ディバグを行うエンジニアを対象としています。  
このマニュアルを読むエンジニアは、8 ビット・シングルチップ・マイクロコンピュータ  $\mu$ PD78916X/17X シリーズおよび、ディバグについての知識があることを前提とします。

**目的** このマニュアルは、EM-K917 の基本仕様と正しい接続方法および使い方を理解していただくことを目的とします。

## 用語について

このマニュアルの中で使用する用語について、その意味を下表に示します。

用語	意味
エミュレーション・デバイス	エミュレータ内で対象デバイスのエミュレーションを行っているデバイスの総称です。 エミュレーション CPU を含みます。
エミュレーション CPU	エミュレータ内で、ユーザが作成したプログラムを、実行している CPU 部分です。
対象デバイス	エミュレーションの対象となっているデバイスです。 (本チップ)
ターゲット・プログラム	ディバグの対象となるプログラムです。 (ユーザが作ったプログラム)
ターゲット・システム	ディバグの対象となるシステムです。 (ユーザの作ったシステム) ターゲット・プログラム、およびユーザの作成したハードウェアを含みます。 狭義にはハードウェアのみを指します。

**凡例** データ表記の重み : 左が上位桁、右が下位桁

注) : 本文中に付けた注の説明

【注意】 : 特に気をつけて読んでいただきたい内容

〔備考〕 : 本文の補足説明

# 目 次

第1章 概 説 .....	1-1
1.1 システム構成 .....	1-1
1.2 基本仕様 .....	1-2
第2章 設 置 .....	2-1
2.1 MB-K9 の設定 .....	2-1
2.2 EM-K917 の設定 .....	2-1
エミュレーション・ボード( G-789XXXEM1 BOARD ) の取り外し方法 .....	2-1
エミュレーション・ボード( G-789177EM1 BOARD ) の接続方法 .....	2-2
エミュレーション・プローブの接続方法 .....	2-2
クロックの設定 .....	2-3
低電圧エミュレーションの設定 .....	2-6
外部トリガ .....	2-7
マスクオプションの設定 .....	2-8
電源の投入・切断手順 .....	2-9
ディップ・スイッチの設定 .....	2-9
第3章 対象デバイスとターゲット・インタフェース回路の相違 .....	3-1
第4章 注意事項 .....	4-1
付録A エミュレ - ション・プロ - プのピン対応表 .....	A-1

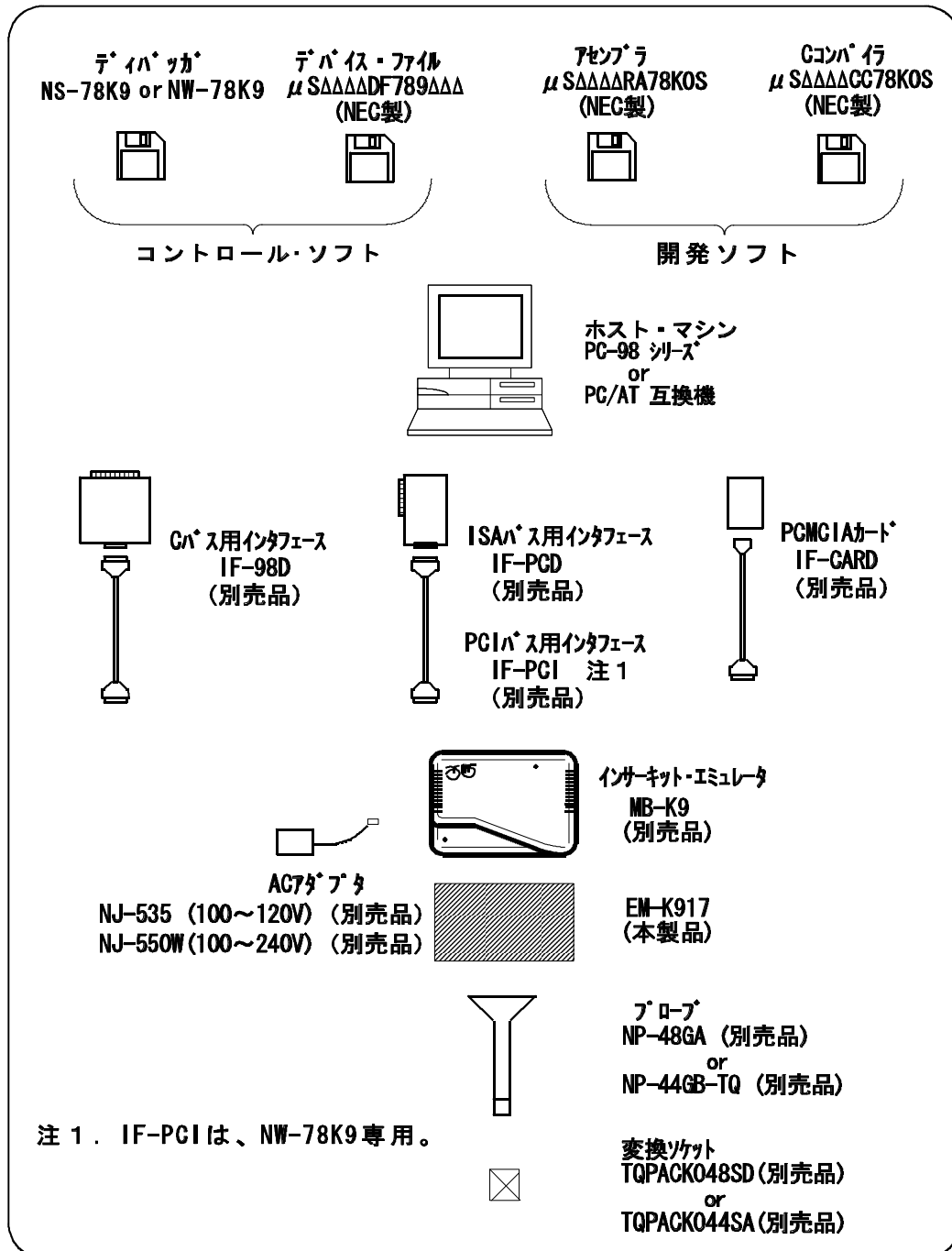
# 第1章 概説

EM-K917 は、8 ビット・シングルチップ・マイクロコンピュータ、μPD78916X/17X シリーズを用いたハードウェア、またはソフトウェアを効率的にデバッグするための開発支援装置です。本章では、EM-K917 のシステム構成および基本仕様について説明します。

## 1.1 システム構成

EM-K917 のシステム構成は次のようになっています。

《 ASMIS EM-K917 システム構成 》



## 1.2 基本仕様

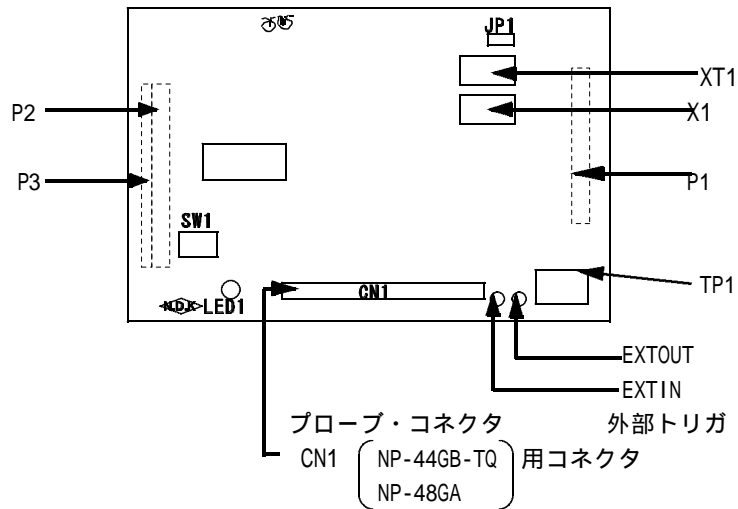
### 《 基本仕様 》

項 目	内 容
対象デバイス	μPD78916X/17X シリーズ
クロック供給	外部：パルス入力（矩形波入力） 内部：5[MHz]（X1 ソケット上で変更可）
ターゲット・インタフェース	ターゲット・デバイス形状ごとにプローブを用意（別売）
低電圧対応	1.8 ~ 5.0[V]

## 第2章 設置

EM-K917 の中には次のボードが入っています。

( a ) EM-K917 ( G-789177EM1 Board ) . . . . . 1枚



### 2.1 MB-K9の設定

G-789000 board スイッチ、ジャンパ設定

SW 1	OFF	JP 1	2 - 3 ショート
SW 3	全てON	JP 4	1 - 2 ショート
SW 4	全てON		

注) 以上のように必ず設定してください。  
正しく設定されないと MB-K9 が破損する場合があります。

### 2.2 EM-K917の設定

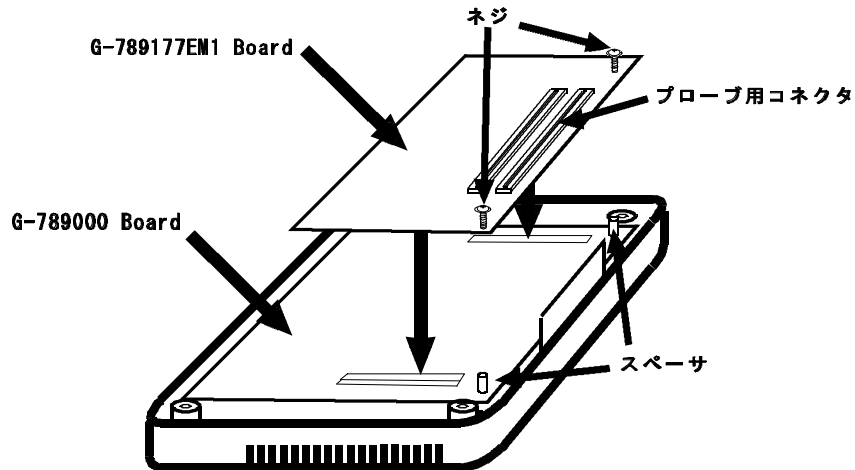
エミュレーション・プローブ ( NP-48GA, NP-44GB-TQ (別売品) ) や AC アダプタ ( NJ-535 or NJ-550W (別売品) ) インタフェース・ボード ( IF-98D, IF-PCD, IF-CARD (別売品) ) を MB-K9 + EM-K917 に接続します。

エミュレーション・ボード ( G-789XXXEM1 Board ) の取り外し方法

他のエミュレーション・ボード ( G-789XXXEM1 Board ) が既実装されている場合は、エミュレーション・ボードの 2 ヶ所のスペーサに取り付けてあるネジを外し、G-789000 board 本体からエミュレーション・ボードを垂直に引き抜いてください。

## エミュレーション・ボード(G-789177EM1 Board)の接続方法

- (1)下図のようにして、エミュレーション・ボード(G-789177EM1 Board)をコネクタ間にすき間がなくなるまで確実に接続します。(プローブ用コネクタが外側になるように差し込みます。)
- (2)エミュレーション・ボードの2ヶ所のスペーサに、付属のネジを取り付けます。

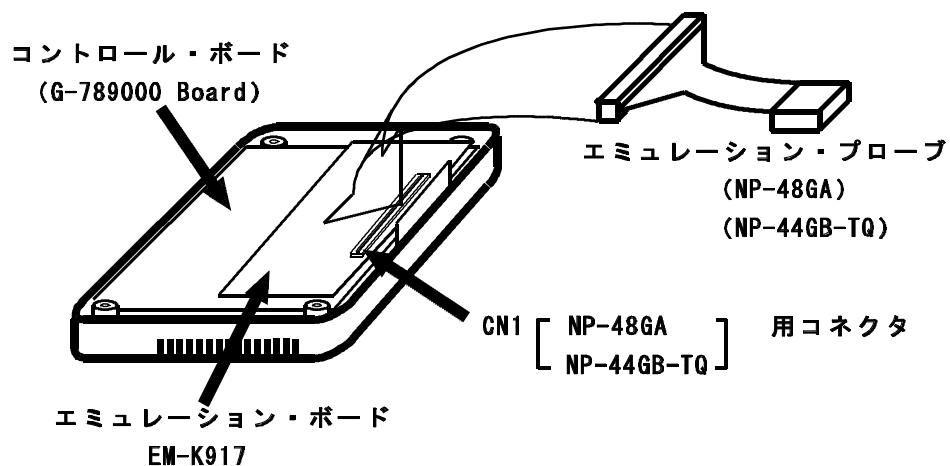


## エミュレーション・プローブの接続方法

- (1)MB-K9 + EM-K917 本体の上部を開き、EM-K917 のプローブ用コネクタ(CN1)にエミュレーション・プローブを差し込みます。
- (2)MB-K9 + EM-K917 の上部を元に戻し、ネジでしっかり止めます。

【注意】接続方法を間違えますと EM-K917 が破壊されることがあります。なお、接続の詳細については各エミュレーション・プローブのユーザーズ・マニュアルを参照して下さい。

### 《 エミュレーション・プローブの接続 》



## クロックの設定

### (1) メインクロックの設定

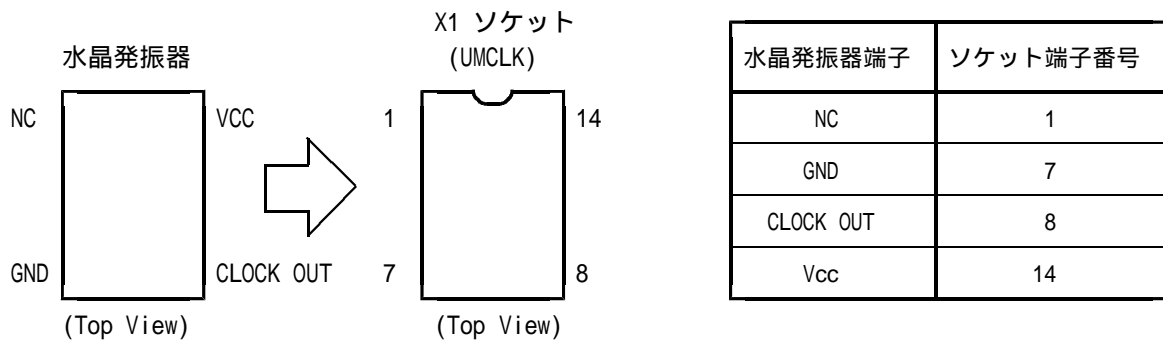
水晶発振器が X1 のソケットに実装されています。  
出荷時には、EM-K917 の X1 ソケット上には 5.0MHz の水晶発振器が実装されています。

メインクロックの周波数を変更するには 3 種類の方法があります。

- 水晶発振器の交換 ( X1 ( UMCLK ) ソケット )
- 発振回路を組む ( X1 ( UMCLK ) ソケット )
- ターゲットから矩形波を入力 ( X1 端子 )

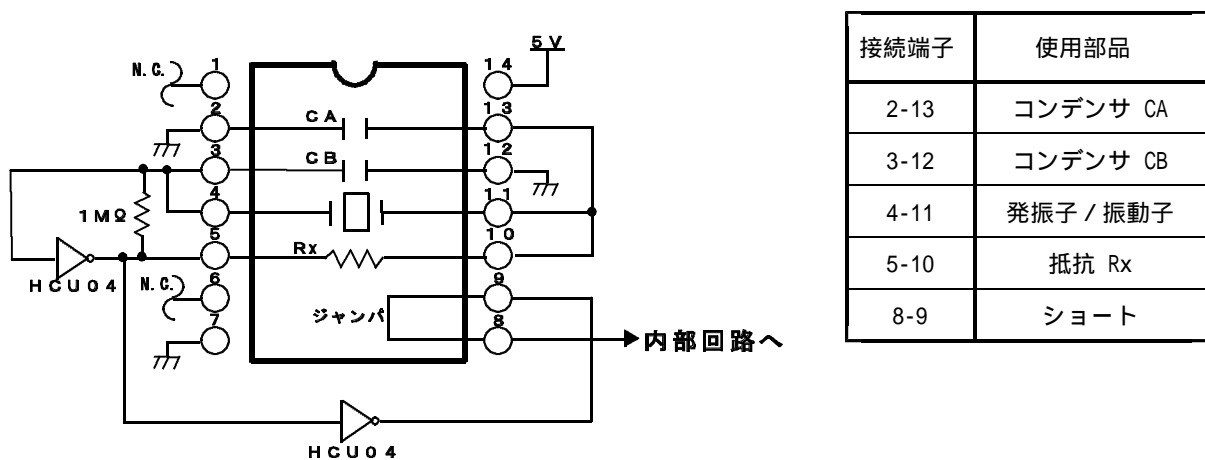
#### ( a ) 水晶発振器を用いる場合

メインクロックに水晶発振器を用いる場合、ピン端子が以下のようにになっている水晶発振器を図のように IC ソケット (X1) に実装して下さい。



#### ( b ) メインクロックにセラミック発振子 / 水晶振動子を用いる場合 ( X 1 ( UMCLK ) ソケット )

EM-K917 上には発振用の HCU04、1M の抵抗が既に実装されています。IC ソケット (X1) 上には必要な周波数の発振子 / 振動子、抵抗、コンデンサを実装して下さい。



( c ) ターゲットクロック

X1 ソケットとターゲットからのクロック入力の切り替えはディバッガの初期設定画面で切り替えます。詳しくはディバッガのマニュアルを参照してください。

注) メインクロックが正常に供給されていないと EM-K917 本体がハングアップしますのでご注意ください。また、ターゲットからのクロックは、矩形波を入力して下さい。  
ただし、ターゲットの X2 端子にクロックを供給する必要はありません。  
X2 端子はオープンになっているため X1, X2 端子を用いた発振回路は動作しません。

使用するクロック	ディバッガの設定	備考
水晶発振器	内部クロック	X1ソケット上に水晶発振器を実装
ターゲット・クロック	外部クロック	ターゲットよりクロック入力
X1ソケット上に発振回路を組む	内部クロック	X1ソケットに発振回路を組んだ部品台を実装

( 2 ) サブクロック

出荷時には、XT1 のソケットに 6 番ピンと 8 番ピンがショートした部品台が実装しており、標準サブクロック ( 32.768KHz ) が選択されています。

サブクロックの周波数を設定するには、3 種類の方法があります。

ASMS 内部の標準サブクロック ( 32.768KHz ) を使用する。

発振回路を組む ( XT1 ( USCLK ) ソケット )

ターゲットからパルスを入力 ( XT1 端子 )

標準サブクロックまたは X1 ソケットとターゲットからのクロック入力の切り替えは、EM-K917 ( G-789177 EM1 Board ) の JP1 ジャンプスイッチで行います。

JP1 2 - 3 ショート ( 出荷時設定 )	標準サブクロック ( 32.768KHz ) もしくは XT1 ソケットのクロックを選択します。
JP1 1 - 2 ショート	ターゲット ( XT1 端子 ) のクロックを選択する

標準サブクロックと XT1 ソケットのクロックとの切り替えは、XT1 ソケット上の回路で行います。

( a ) ASMS 内部の標準サブクロック ( 32.768KHz ) を使用する

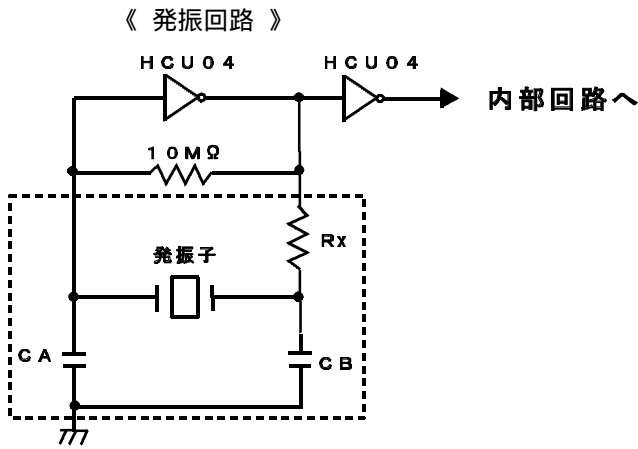
EM-K917 には 32.768KHz サブクロックが標準で実装されています。

XT1 ソケット上に部品台が実装されており、部品台の 6 ピンと 8 ピンがショート ( 標準実装のサブクロックを選択 ) になっています。

また G-789177 EM1 Board 上の JP1 ( ジャンプスイッチ ) は 2-3 ショート ( 出荷時設定 ) にします。

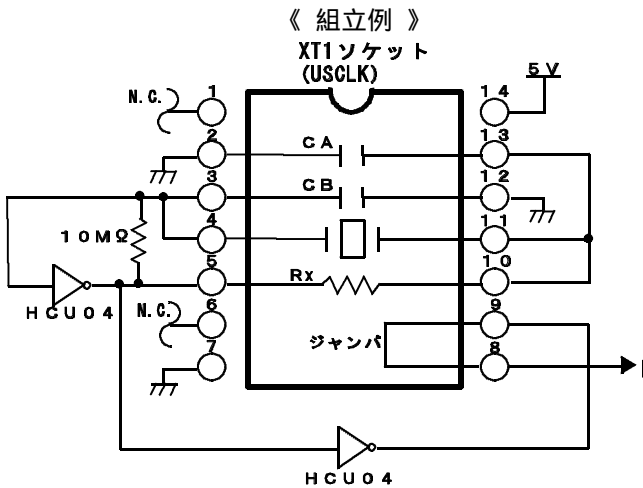
(b) 発振回路を組む ( XT1(USCLK) ソケット )

G-789177 EM1 Board 上には HCU04、10M の抵抗が既に実装されています。IC ソケット (XT1) 上には必要な周波数の発振子 / 振動子、抵抗、コンデンサを実装して下さい。



接続端子	使用部品
2-13	コンデンサ CA
3-12	コンデンサ CB
4-11	発振子 / 振動子
5-10	抵抗 Rx
8-9	ショート

抵抗 Rx、コンデンサ CA、CB は発振する周波数に適合する値を使用して下さい。  
点線内の部品を部品台に実装して下さい。



(c) ターゲットからパルスを入力 ( XT1 端子 )

サブクロックの入力をターゲット上の XT1端子から行います。  
サブクロックの入力をターゲット上の XT1端子から行なう時には G-789177 EM1 Board 上の JP1 (ジャンパスイッチ)は 1-2 ショートにします。

注) ターゲットからクロックを入力する場合は、矩形波を入力して下さい。  
水晶発振子を XT2 端子にターゲット上で接続しても動作しません。

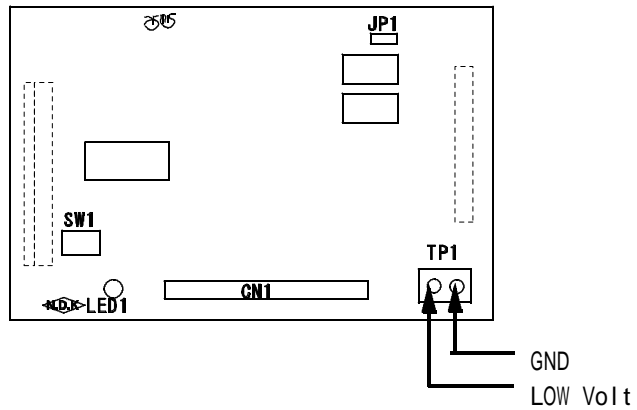
## 低電圧エミュレーションの設定

EM-K917 は低電圧エミュレーションが可能です。

ターゲットが低電圧動作の場合、EM-K917(G-789177EM1 Board)の TP1 ターミナル・ピンにターゲットと同じ電源の電圧 1.8~5.0V を供給してください( 5V のときは特に必要ありません)。

- ・ TP1の最大消費電流  
1.8V ~ 5.0V : 約100mA

EM-K917(G-789177EM1 Board)

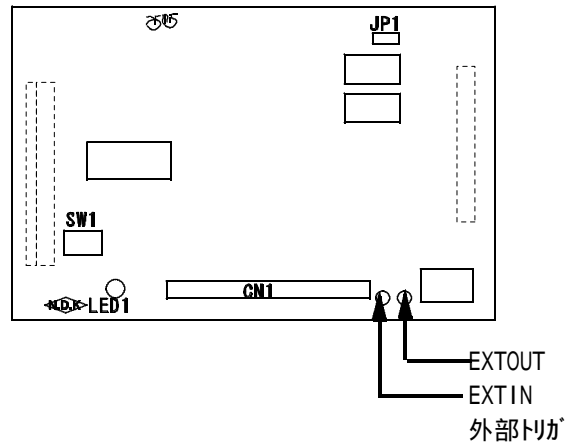


## 外部トリガ

外部トリガは、EM-K917(G-789177EM1 Board) 上のチェックピン、EXTOUT、EXTIN にそれぞれ接続してください。

また、使用方法についてはディバッガのマニュアルを参照してください。

EM-K917(G-789177EM1 Board)



### (1) EXTOUT

EM-K917 上の EXTOUT 端子より、ブレークイベント発生時に、1.3 $\mu$ s の間、ロウレベルを出力します。

注) オープン・ドレイン出力のため、ターゲットシステム上でプルアップ抵抗を接続してください。

### (2) EXTIN

EM-K917 上の EXTIN 端子より、イベント信号を入力することができます。  
2 CPU 動作クロック以上ハイレベルのパルス信号を使用してください。

注) 電気的特性

	MIN [V]	MAX [V]
ハイレベル入力電圧	ターゲット電圧 $\times 0.7$	ターゲット電圧
ロ - レベル入力電圧	0	ターゲット電圧 $\times 0.3$

## マスクオプション機能

EM-K917 は P50 ~ 53 にマスクオプションの 33KΩ のプルアップ抵抗をディップ・スイッチ(SW1)によって接続することができます。

ディップ・スイッチ(SW1)の接続は次のようになっています。

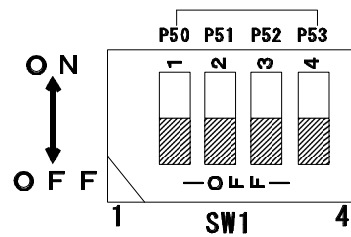
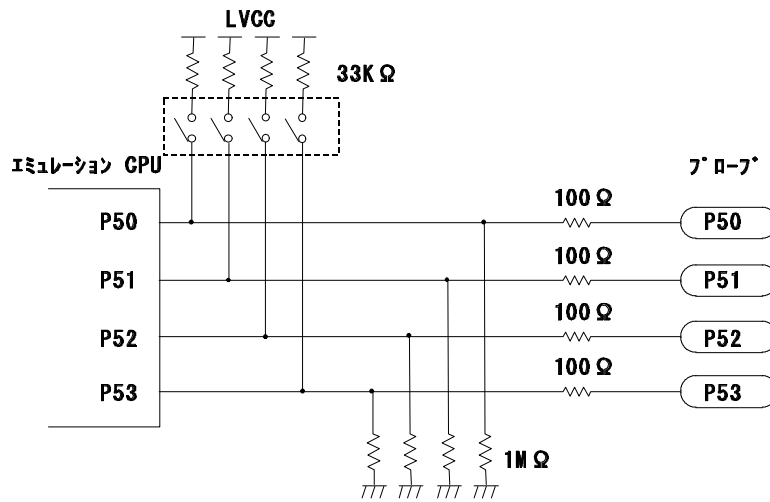
ディップ・スイッチ(SW1)設定

	SW1			
	1	2	3	4
接続先	P50	P51	P52	P53

ディップ・スイッチを ON にするとターゲットの V<sub>DD</sub> 端子によってプルアップされ、OFF にすると切り離されます。

エミュレーション・デバイスによって存在しないポートについては OFF に設定してください。

### 《 マスクオプションの設定 》



初期設定は全て OFF となっています。

## 電源の投入・切断手順

次の手順に従って電源の投入・切断を行ってください。

この手順通りに作業を行わなかった場合、MB-K9、EM-K917、ターゲット・システムの故障の原因となるおそれがあります。

ホスト・マシンの電源を投入

MB-K9 の電源を投入

ターゲット・システム( TP1 への低電圧供給)の電源を投入

ディバグの起動

ディバグ

ディバグの終了

ターゲット・システム( TP1 への低電圧供給)の電源を切断

MB-K9 の電源を切断

ホスト・マシンの電源を切断

## ディップ・スイッチ、ジャンパの設定

エミュレーション・ボード(G-789177EM1 Board)のディップ・スイッチは、あらかじめ以下のように設定されています。

尚、参照項目は、それぞれの詳細が示されている項目です。

スイッチ	設定	参照項目
S W 1	1	OFF
	2	OFF
	3	OFF
	4	OFF
J P 1	2-3ショート	クロックの設定

## 第3章 対象デバイスと ターゲット・インタフェース回路の相違

本章では、対象デバイス（ $\mu$ PD78916X/17X）の信号線と EM-K917 のターゲット・インタフェース回路の信号線との相違について説明します。対象デバイスは CMOS 回路ですが、EM-K917 のターゲット・インタフェース回路は、エミュレーション CPU、CMOS-IC 等によるエミュレーション回路で構成されています。EM-K917 とターゲット・システムを接続してデバッグした場合、ターゲット・システム上であたかも実際の対象デバイスが動作しているように EM-K917 がエミュレートします。しかし、実際には EM-K917 がエミュレートしているので細かい違いが生じます。

- ( 1 ) エバチップ、周辺エバチップから直接入出力される信号
- ( 2 ) ターゲット・システムからゲートを通して入力される信号
- ( 3 ) アナログ系の信号
- ( 4 ) その他の信号

上記の ( 1 ) から ( 4 ) の信号について EM-K917 の回路を以下に示します。

- ( 1 ) エバチップ、周辺エバチップから直接入出力される信号（エミュレーション回路の等価回路 1）

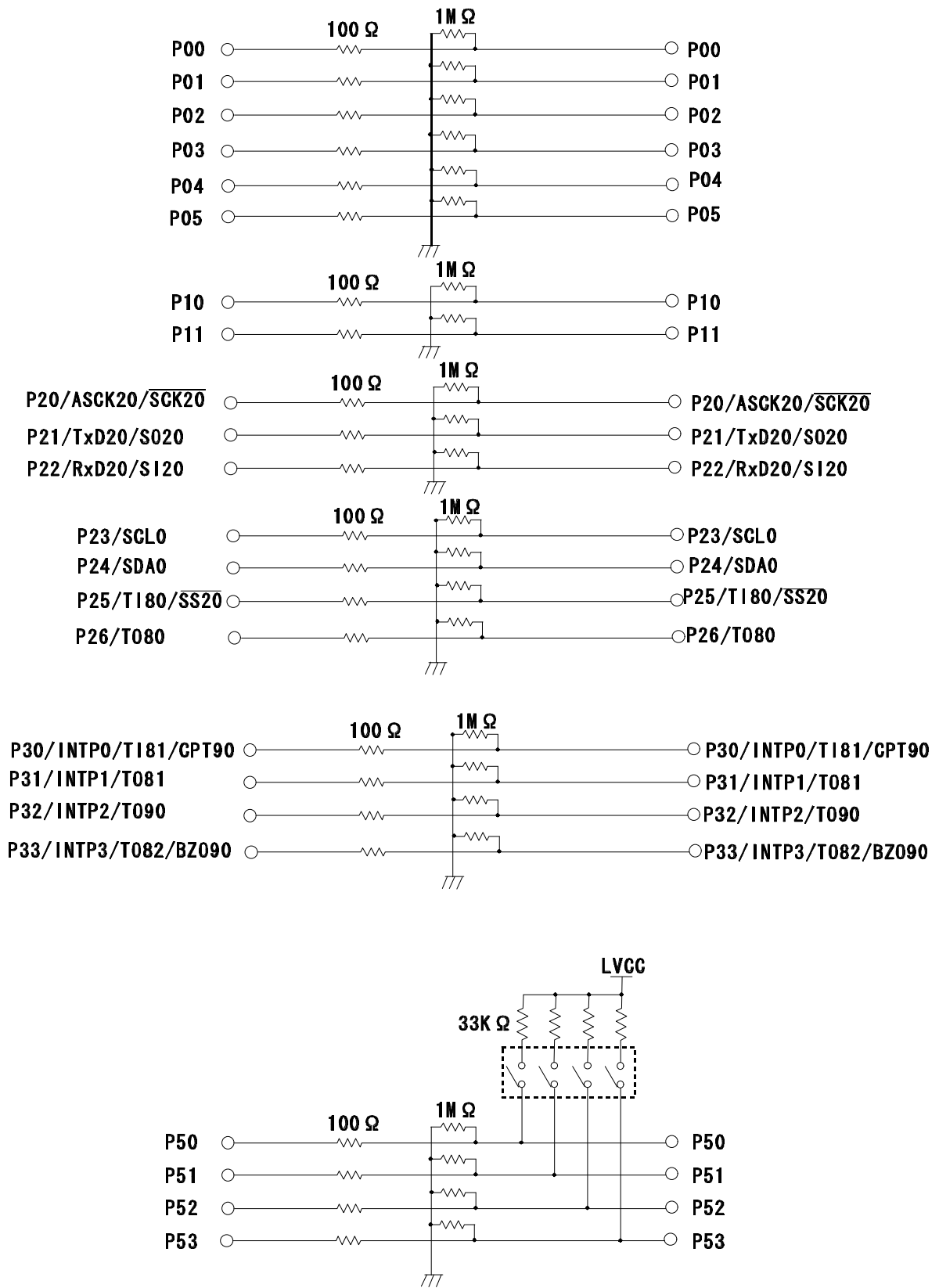
次の信号は  $\mu$ PD78916X/17X シリーズと同じ動作をします。ただし、ポート関係の信号には、1M のプルダウン抵抗と 100 の抵抗が直列に挿入されています。

- ポート0 関係の信号
- ポート1 関係の信号
- ポート2 関係の信号
- ポート3 関係の信号
- ポート5 関係の信号

《 エミュレーション回路の等価回路 1 》

プローブ側

EM-K917 側



( 2 ) ターゲットシステムからゲートを通して入力される信号 ( エミュレーション回路の等価回路 2 )

次の信号は、ゲートを通して入力されるため、 $\mu$ PD78916X/17X シリーズより信号が遅れます。そのため、AC特性、DC 特性も異なります。 $\mu$ PD78916X/17X シリーズよりタイミング設計を厳しくする必要があります。

RESET 信号

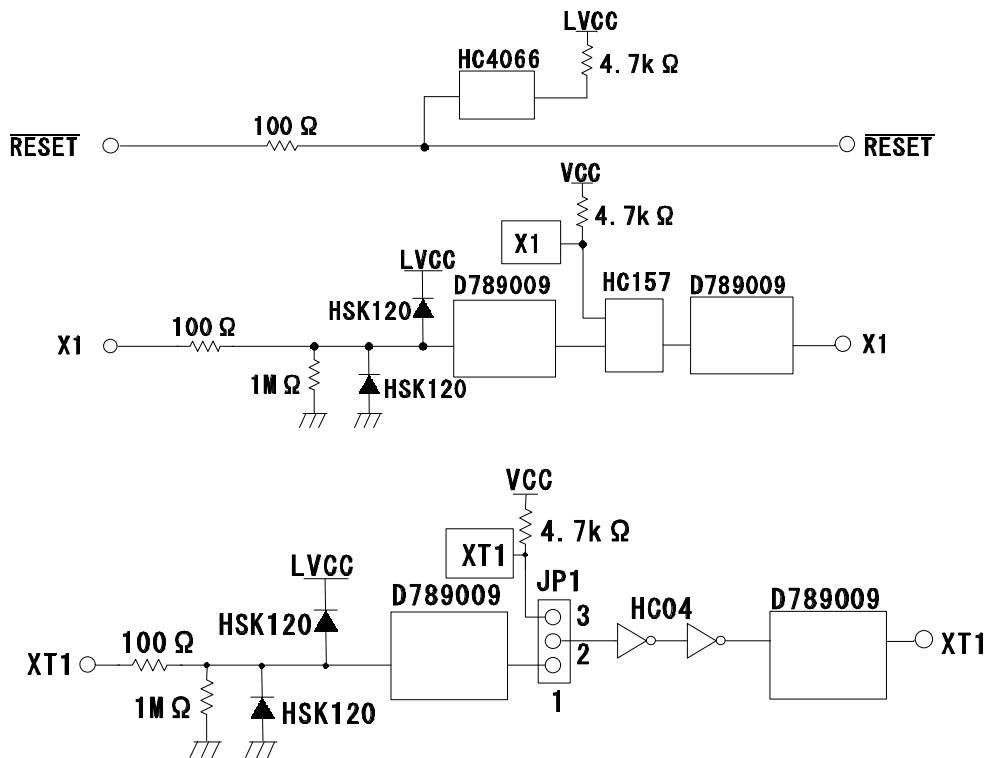
クロック入力関係の信号

ターゲット・システムからの入力信号のうち  $\overline{\text{RESET}}$  信号、クロック入力関係の信号は、ロジック IC を通してエバチップに入力されます。従って、 $\mu$ PD78916X/17X シリーズとは DC 特性が異なります。また、ゲートを通すことにより信号が遅れますので AC 特性も異なります。

《 エミュレーション回路の等価回路 2 》

プローブ側

EM-K917 側

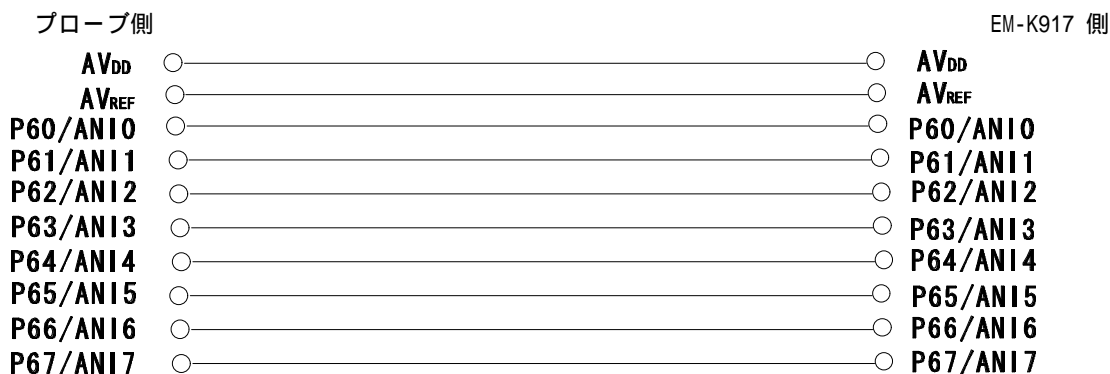


( 3 ) アナログ系の信号 ( エミュレーション回路の等価回路 3 )

次の信号は、アナログ信号の入出力をするため、EM-K917 では特に処理を行っていません。

- AVDD 端子
- AVREF 端子
- ポート6 関係の端子

《 エミュレーション回路の等価回路 3 》



( 4 ) その他の信号 ( エミュレーション回路の等価回路 4 )

VDD0, VDD1 端子

エミュレーション CPU の電源は、5V 動作時は EM-K917 内の電源、低電圧動作時は低電圧供給端子 ( TP1 ) から供給しています。

VSS0, VSS1, AVSS 端子

VSS0, VSS1, AVSS 端子は EM-K917 内で GND に接続されています。

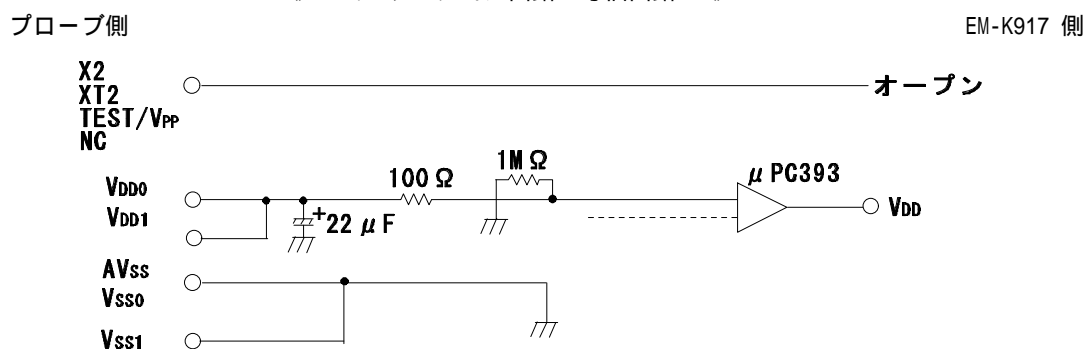
TEST/VPP 端子

EM-K917 では使用していません。

X2, XT2 端子

EM-K917 では使用していません。

《 エミュレーション回路の等価回路 4 》



## 第4章 注意事項

本章では EM-K917 の注意事項について説明します。  
対象デバイスと EM-K917 のエミュレーション機能には次の相違点があります。

( 1 )  $\mu$ PD78916X/17X シリ - ズの低電圧検出回路(LVI)のエミュレーションをすることができません。

# 付録A エミュレーション・プローブのピン対応表

表A - 1 NP - 48GAのピン対応表

エミュレーション デバイス側 先端部	CN1 ピン番号	エミュレーション デバイス側 先端部	CN1 ピン番号
1	104	25	18
2	103	26	17
3	100	27	22
4	99	28	21
5	94	29	28
6	93	30	27
7	30	31	101
8	29	32	92
9	24	33	91
10	23	34	98
11	20	35	97
12	19	36	102
13	47	37	73
14	48	38	72
15	51	39	69
16	52	40	70
17	57	41	63
18	58	42	64
19	50	43	61
20	59	44	74
21	60	45	62
22	55	46	65
23	56	47	66
24	49	48	71

- 備考
- 1 . エミュレーション デバイス側先端部とは、エミュレーション・プローブのターゲットシステム側先端のピン番号を意味します。
  - 2 . CN1 ピン番号とは、エミュレーションプローブのEM-K917 側先端のピン番号を意味します。

表A - 2 NP - 44GB - TQのピン対応表

エミュレーション デバイス側 先端部	CN1 ピン番号	エミュレーション デバイス側 先端部	CN1 ピン番号
1	104	23	18
2	103	24	17
3	100	25	22
4	99	26	21
5	94	27	28
6	93	28	27
7	30	29	92
8	29	30	91
9	24	31	98
10	23	32	97
11	20	33	102
12	47	34	73
13	48	35	72
14	51	36	69
15	52	37	70
16	57	38	63
17	58	39	64
18	59	40	61
19	60	41	62
20	55	42	65
21	56	43	66
22	49	44	71

- 備考
- 1 . エミュレーション デバイス側先端部とは、エミュレーション・プローブのターゲットシステム側先端のピン番号を意味します。
  - 2 . CN1 ピン番号とは、エミュレーションプローブのEM-K917 側先端のピン番号を意味します。